

用 EPROM 设计 CCD 像机外 围驱动电路的方法

郭 永 飞

摘要 介绍利用能擦除的可编程只读存贮器 (EPROM), 采取时序编码技术来实现面阵电荷耦合器件 (CCD) 和外围定时信号的驱动。此设计方法使驱动电路非常简单, 并具有一定的通用性。

一、引 言

电荷耦合器件 (CCD) 是美国贝尔实验室在七十年代前后发明的一种新型半导体器件。自从它问世以来, 就显示出它的生命力。它具有一系列别的电子成像器件所没有的特点。例如: 集成度高, 几何尺寸严格, 光敏单元间距小, 工作电压低, 功耗小, 抗电磁干扰能力强, 噪声低, 灵敏度高, 寿命长和电荷自扫描等优点。因此, CCD 器件获得空前未有的发展。已广泛用于传真, 文件复印, 非接触尺寸与面形检测, 光学自动调焦, 人工智能视觉, 计量测试, 自动化过程, 光电子及光电图像处理等领域。

CCD是紧密排列在半导体表面的金属电极形成的MOS电容器, 它可以用来存贮和转移电荷, 这些电荷都在一个个势井中, 电荷可以用光学方法注入。在阵列电极上施加相应的脉冲电压, 电荷将随着势井的变化而转移。所以为了使 CCD 工作, 需要给它施加一定的逻辑定时信号, 这就是CCD的驱动。除了CCD的驱动外, 由CCD构成摄像系统还需要一些外围定时信号, 如行与场的同步、消隐信号。

CCD器件分为线阵、面阵 CCD 两种。前者的驱动信号多为二相, 后者的驱动信号多达四相至六相, 如果再包括形成全电视信号所需要的行场同步和消隐信号, 这就使由面阵 CCD 构成摄像系统的逻辑定时信号非常多。通常用分频方法设计的驱动电路比较复杂, 而且费用较大, 装配调试电路的工作量也很大, 一旦设计完成就无法改变驱动方式和工作制式。

采用能擦除的可编程只读存贮器 (EPROM), 外加少量的辅助逻辑电路, 采取时序编码技术来产生面阵 CCD 摄像系统的所有逻辑定时信号。可在一定程度上简化驱动电路的设计和制造上的麻烦。

二、原 理

由EPROM构成的面阵CCD摄像系统驱动电路时, 每路逻辑信号按着时间顺序和电平关系依次为一串“1”或“0”, 这些“1”或“0”存贮在 EPROM 中, 辅助逻辑电路在时钟源信号的驱动下产生EPROM的地址扫描。在EPROM 的数据线上输出时序信号, 总共可提供八路逻辑信号。在完成一个周期的扫描之后, 复位信号使地址扫描重新开始。下面以HE97211

型面阵CCD为例给予具体说明。图1为HE97211型面阵CCD的结构示意图。从图中可以看出HE97211型CCD的象元转移方法是：垂直移位寄存器在一组三相时钟作用下，分别打开每一行象元。水平移位寄存器在另外一组三相时钟作用下，将已打开的一行象元中的每个象元内容依次转移到信号输出端上。因此，这种面阵CCD需要六种逻辑定时信号。为使CCD的模拟信号能以全电视信号方式传送，还需要与CCD定时信号相配合的行、场同步及消隐定时信号。HE97211型面阵CCD的定时信号为： Φ_{hin} 、 Φ_{h1} 、 Φ_{h2} 、 Φ_{vin} 、 Φ_{v1} 、 Φ_{v2} 。其中 Φ_{hin} 、 Φ_{vin} 为水平和垂直启动脉冲， Φ_{h1} 、 Φ_{h2} 为水平转移脉冲， Φ_{v1} 、 Φ_{v2} 为垂直转移脉冲。电视行、场同步及消隐定时信号为： Φ_{hbn} 、 Φ_{vbn} 、 Φ_{hb1} 、 Φ_{vb1} 。其中 Φ_{hbn} 、 Φ_{vbn} 为行、场同步脉冲， Φ_{hb1} 、 Φ_{vb1} 为行、场消隐脉冲。具体用途可参照有关资料。有关定时信号的波形见图2所示。从图中看出， Φ_{h1} 和 Φ_{h2} 是6MHz频率且相差180°的脉冲信号，可以由12MHz的时钟源经一级分频来同时获得。地址扫描计数器在时钟源的驱动下产生EPROM的地址信号，并读出EPROM存贮单元的内容。EPROM各个存贮单元的七位数字分别对应这些定时信号，如 D_0 位与 Φ_{hb1} ， D_1 位与 Φ_{vb1} ， D_2 位与 Φ_{vbn} ， D_3 位与 Φ_{v2} ， D_4 位与 Φ_{v1} 和 Φ_{hbn} ， D_5 位与 Φ_{vin} ， D_6 位与 Φ_{hin} 一一对应。EPROM数据线上的数字经锁存器和电平驱动器后，为HE97211型CCD和全电视的行场同步及消隐提供逻辑定时驱动信号。

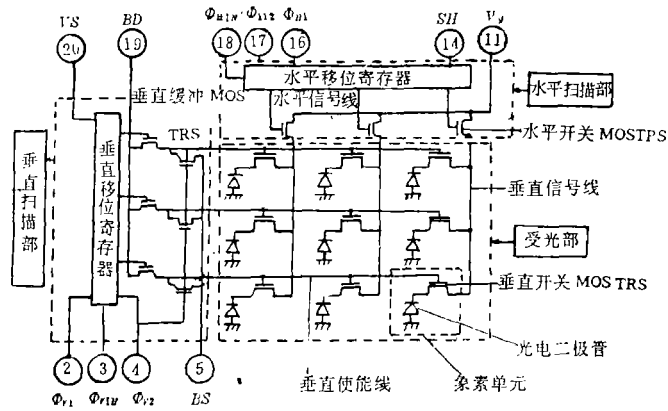


图1 HE97211CCD的内部结构示意图

三、编 码

分析图2的 Φ_{v1} 、 Φ_{v2} 、 Φ_{vin} 、 Φ_{hin} 、 Φ_{h1} 、 Φ_{h2} 、 Φ_{hb1} 、 Φ_{vbn} 和 Φ_{vb1} 信号波形特点，就可以确定应写入EPROM各个存贮单元的数据。为了简化硬件设计，编码数字采用负逻辑形式，即信号的高电平为数字“0”，低电平为数字“1”。由于 Φ_{vbn} 和 Φ_{vb1} 信号的周期比较长，因此下面只分析在电视的场有效期即 Φ_{vbn} 和 Φ_{vb1} 为“1”时，一个行周期中各个驱动信号的波形。 Φ_{hb1} 、 Φ_{hbn} 、 Φ_{v1} 、 Φ_{v2} 、 Φ_{vin} 和 Φ_{hin} 在A、B、C、D、E、F、G和H时刻分别发生变化，其中 Φ_{hb1} 的有效时间占10T， Φ_{vin} 和 Φ_{hbn} 占4T， Φ_{v1} 和 Φ_{v2} 占2T， Φ_{hin} 占1T。这里的T表示数字变化的最小时间。按照预先确定的EPROM数字位和定时信号 $\Phi_{hb1} \sim \Phi_{hin}$ 的对应关系可以得到11个数字，它们分别是(十六进制表示)：7E 7E 5E 4E 4E 5E 7E 7E 7E 6F。在一行周期的其余时间内， $\Phi_{hb1} \sim \Phi_{hin}$ 都是数字“1”，EPROM的存贮数字是(十六进制表示)：7F，共占37存贮单元。这样完成一行周期所需要的存贮单元数为48个。HE97211型

四、其 他

分析图 2 中 $\Phi_{i,i}$ 定时信号的波形, 它的有效脉冲宽度小于数字变化的最小时间 t 。为了满足 $\Phi_{i,i}$ 定时需要, 利用 EPROM 中 D_0 位 $\Phi_{i,i}$ 信号的前沿来触发一个单稳延时电路。当地址扫描计数器在数字转换时, 可能产生 EPROM 的读出地址的不确定。为此在 EPROM 的数据输出线上设置了数据锁存器, 它不仅能克服因地址不确定而引起的定时信号混乱, 而且能改善定时信号的波形。为了尽可能缩短时间 t , 地址驱动与数据锁存在同一时钟周期内完成。摄像 CCD 及外围定时信号的 EPROM 驱动电路的框图和具体电路图见图 3 所示。

五、结 语

摄像 CCD 及外围定时信号的 EPROM 驱动设计方法, 克服了分立元件构成驱动电路的许多问题。这种设计方法最大的优点是通过改变 EPROM 中的时序编码可方便地选择 CCD 及工作方式。经过进一步的完善, 这些选择可由微计算机或其他设备来自动进行。它不仅结构简单, 调整方便, 并具有一定的通用性。

Camera CCD Driver by EPROM

Guo Yongfei

Abstract

This paper describes a method that uses the enable program read only memory (EPROM) and the time-series encode technology to realize a drive of the charge coupled devices (CCD) and the external clock. The method is very simply and general.