光学并行数字计算技术的研究

王纳新
(中国科学院长春光学精密机械研究所,长春130022)

摘要 本文研究了用来实现光学并行数字运算的光电蝶互连网络。将这种光电蝶互连网络与光学全并行MSD(modified signed－digit)算法相结合可以使任意n位MSD数的加减运算都经三级光互连并行完成,乘除法运算也可在此基础上快速实现。

关键词:数字光计算;光电蝶互连网络;并行MSD算法

1 引 言

科学技术的发展要求信息处理和转换的速度越来越高,光计算技术的研究和发展似乎是信息技术发展的必然趋势。光计算可以充分利用光的高度并行性、体互连、自由空间交叉传输而无干扰等特点,来克服或弥补电子计算机在对超并行、大容量的数据和图像信息进行快速计算与处理时所面临的困难或不足。本文是在用光学蝶互连方法实现n位波动进位/借位的全加/全减运算的基础上[1,2],提出的又一种全新的网络结构和互连方式。将并行网络结构用光电方法来实现,可以快速完成加、减、乘、除等基本数字运算。

2 光电蝶互连网络实现并行加减法运算

并行运算常用的方法是MSD算法。MSD数值系统是一组以$\{1,0,\bar{1}\}$为基数的三值逻辑系统[3],任何一个十进制数x_D都可以用MSD代码的形式来表示,

$x_{MSD}=x_{n-1}x_{n-2}\cdots x_0x_{-1}\cdots x_{-m}$,这两个数之间的关系是:

$$x_D=\sum_{i=m}^{i=-m} x_i\times 2^i,\ x_i\in\{1,0,\bar{1}\}$$

负的十进制数的MSD代码可以直接对其正数的MSD代码的各位取补而得到。值得注意的是,MSD数的求补方式不同于二进制数,其规则为$1'=-1,-1'=1,0'=0$

例如:$(7)_{10}=(1)2^3+(-1)2^2+(1)2^1+(1)2^0=[1\bar{1}11]_{MSD}$

$(-7)_{10}=[\bar{1}1\bar{1}\bar{1}]_{MSD}$

这样,任何两个十进制数的代数运算都可以转换成相应的MSD数值来并行完成。而且MSD减法运算可通过对减数取补码然后再进行MSD加法运算来实现,所以这里我们将着重

收稿日期:1993年11月20日;注:本文作者的导师为翁兆恒

研究用光电蝶互连网络实现 MSD 相加运算。图 1 就是我们设计的用来完成 4 位 MSD 相加运算的光电蝶互连网络。其中，T 和 T_1 分别是第一级和第二级运算所产生的传输值(transfer)，W 和 W_1 分别为第一级和第二级运算所产生的加权值(weight)。它们的逻辑关系由表 1 给出。

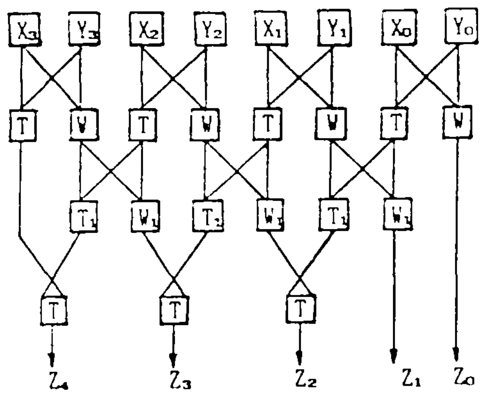


图 1　4 位 MSD 相加运算光电蝶互连网络

表 1　MSD 相加运算真值表

(a) T

	A	B	C
a	a	a	b
b	a	b	c
c	b	c	c

(b) W

	A	B	C
a	b	c	b
b	c	b	a
c	b	a	b

(c) T_1

	A	B	C
a	a	b	b
b	b	b	b
c	b	b	c

(d) W_1

	A	B	C
a	b	a	b
b	a	b	c
c	b	c	b

表中的 a、b、c(或 A、B、C)分别表示 MSD 三值逻辑中的 1、0、1。任何两个 MSD 数值 $[x_3x_2x_1x_0]$ 和 $[y_3y_2y_1y_0]$ 进行相加时，首先经第一级光电蝶互连按真值表 T 和 W 产生第一组 transfer 值和 weight 值；然后以这些值为初值，再经第二级光电蝶互连按真值表 T_1 和 W_1 产生第二组 transfer 值和 weight 值，这组数又经第三级光电蝶互连按真值表 T 给出最终的相加结果。整个运算过程只分三步既可并行完成，且不必考虑进位问题，因进位问题已在两相邻 MSD 数值之间的互连中得以解决。

我们知道，无论是电信号还是光信号，都只有两种开关 状态，用“1”表示“开”状态；用“0”表示“关”状态。而 1无法用光或电信号表示。为适就 MSD 算法的要求，以及为便于与电子计算机接口，我们人为地用三只发光管的空间位置表示 MSD 数值[4]。如(abc)=(100)表示 MSD 值 1；(abc)=(010)表示 MSD 值 0；(abc)=(001)表示 MSD 值 1。由此不难理解表 1 中为什么用 a、b、c(或 A、B、C)来代替 1，0，1。

光学上实现这几个真值表时要用到位相光栅或光纤进行蝶互连，靠光互连来完成真值表所需的九种组合，再靠电互连完成各真值表的逻辑关系。图 2 是以块值表 T 的实现过程为例给出了实现真值表的光电蝶互连结构。

图中圆圈代表发光管，方框代表探测器，虚线方框的位置由于对应不需要的互连结果，故可以不安置探测器。首先代表两 MSD 值的各发光管(abc)和(ABC)经适当排序后由位相光栅衍射或用光纤连接进行光学蝶互连如图 2(a)；用九只探测器接收衍射光，完成真值表中所需的九种组合，并靠电互连将 其传给下一排发光管如图 2(b)，这种电互连是按真值表 T 的逻辑关系来完成的，我们让探测器只有当同时接收到两束衍光时才处于响应状态，而发光管只要接收到一个与其相连的探测器发出的响 应信号，就能发光，这样，两 MSD 值(abc)=(010)和(ABC)=(100)经图 2 所示的光电蝶互连网络后，便产生 transfer 值 T=(abc)=(100)=1。其它真值表也可类似地实现。

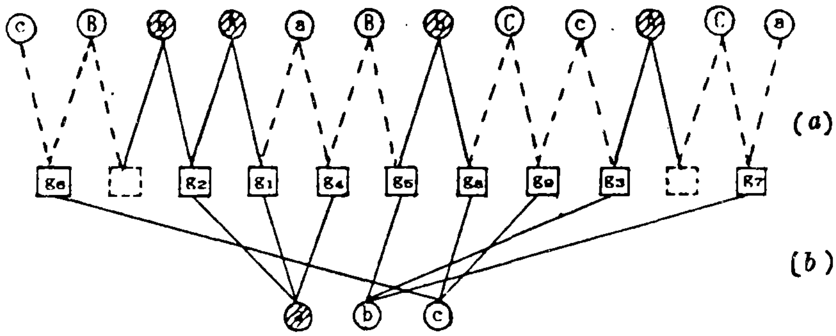


图 2 光电蝶互连网络实现真值表 T：$(abc)=(010)$，$(ABC)=(100)$，$T=(abc)=(100)$

为更直观地理解这种 MSD 加法器的光电结构，我们给出图 1 的模块化结构如图 3 所示

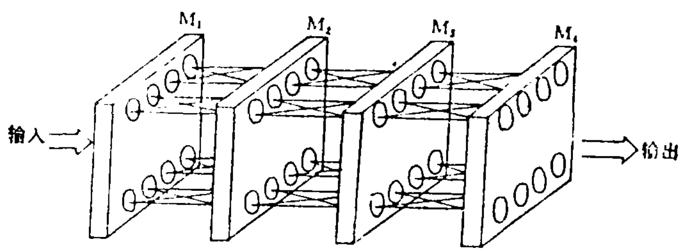


图 3 实现并行加沉运算的模块式光电蝶互连结构

图中共有四个模块 M_1、M_2、M_3、M_4，模块内为电互连，模块与模块之间为光学蝶互连。由图 3 可见，并行输入数据后，经三级光互连即可并行输出相加结果。

3 光电蝶互连网络实现快速乘法运算

并行加/减运算的实现，使快速乘法运算的实现成为可能。因为加法运算是乘法运算的基础，快速乘法运算可通过完成若干次 MSD 并行加法运算来实现。这里又需引入两个新的真值表 M 和 0，它们分别是用来产生部分积和虚值 0 的，其逻辑关系如表 2 所示。

表 2 乘法运算真值表 M 和 0

	A	B	C
a	a	b	c
b	b	b	b
c	c	b	a

(a) M

	A	B	C
a	b	b	b
b	b	b	b
c	b	b	b

(b) 0

这两个真值表也可以用类似图 2 的光电蝶互连结构来实现。部分积产生后，便可按树形结构求每对部分积的和，直到求得最后的总和。当然也可以采用带有反馈装置的结构，将一个高位加法器兼做几个低位加法器，低位加法器的运算结果再反馈回输入端，进行下一次较高位数的加法运处直至得到最后乘积运算结果。

4 快速除法运算光电蝶互连实现方案的研究

快速除法运算是在 MSD 并行加/减运算及快速乘法运算的基础上而实现的，任何两个数相除都可以写成：

$$Q=\frac{A}{B}=\frac{A\times(\prod_{K=0}^{K=n}m_K)}{B\times(\prod_{K=0}^{K=n}m_k)}$$（其中 A 和 B 都用小数来表示）

m_k 取适当的值，可以使 $B\times(\prod_{K=0}^{K=n}m_k)\rightarrow 1$，从而 $Q=A\times\prod_{K=0}^{K=n}m_k$)。

这里要涉及一些迭代运算 $A_{k+1}=A_k\times m_k$， $B_{k+1}=B_k\times m_k$，$k=0、1、2、\cdots n$ 很多专家学者对迭代运算的快速收敛法做了研究，hrishnamurthy[5]指出，当 m_k 满足：$m_k=2-B_k$ $k=0、1、2\cdots n$ 时，Bn 会很快收敛到 1，从而实现快速除法运算。图 4 清楚地表达了快速除法运算实现的原理。

迭代次数与除数有关，我们发现当对除数适当取小数点后，可使任意一个 MSD 值对应的十进制数都在[0.09，1]范围内，则这时最多需 7 次迭代便可使除数趋近于 1，从而完成整个除法运算。

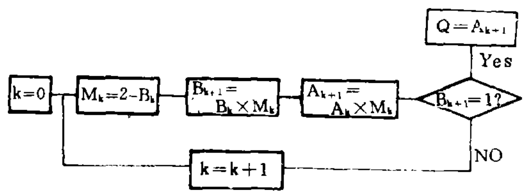


图 4 快速除法运算的实现过程

5 MSD 值与二进制值(Binary)之间的转换(B/M 变换、M/B 变换)

众所周知，电子计算机是以二进制数的形式处理数据的，二进制输入，二进制输出。为使我们设计的光电蝶互连网络运算器与电子计算机接口，必须完成 B/M 变换及 M/B 变换。用框图的形式可表示为：

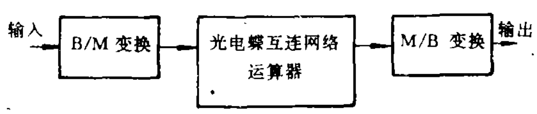


图 5

由于二进制值中的 0，1 与 MSD 值中的 0，1 是等同的，因此实际上可以直接将二进制数输入光电蝶互连网络中，这样 B/M 变换实际是不需要的，这里只是为了给出一个系统的概念而提出的。

经光电蝶互连网络运算器后，就可能有 $\bar{1}$出现（即发学管 C 有信号）。M/B 变换的目的就是消去运算结果中的 $\bar{1}$，以二进制的形式输出结果，经深刻分析，我们找到了一种非常简便的变换方法。

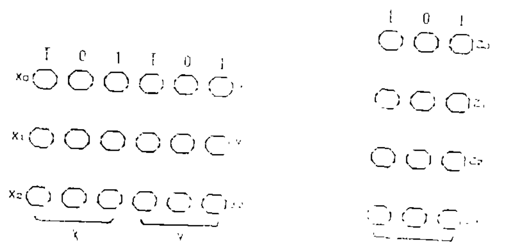
对任一给定的 MSD 数 x，首先将它变换成二个只包含 0 和 1 的数 x_1、x_2、x_1 是通过将 x 中的所有 $\bar{1}$都用 0 代替，而原来的 0 和 1 保持不变而得到的；x_2 是由将 x 中的所有 $\bar{1}$都变成 1，而

其它值都是 0 而产生的。则 $x=x_1-x_2$。此减法远算仍在我们所设计的光电蝶连网络中进行。由于 MSD 减法运算可通过对减数取补码，然后再进行 MSD 加法运算来完成，因此我们首先求出 $x_{2补}$。对 x_1 和 $x_{2补}$进行 MSD 相加后，运算结果中可能还会有 $\bar{1}$存在，则按上述方法再进行一次 MSD 相加运算。经大量理论推导及实际推算，我们发现即使对于一个 32 位的 MSD 数，最多只需 3 次 MSD 相加运算即可使得 MSD 数中的 $\bar{1}$全部消去，而且所需相加次数与 MSD 数中的 $\bar{1}$个数无关，这主要是由相邻两 MSD 值之间的进位关系决定的。

6 计算实例

前面我们已经讨论过，MSD 数值的每位都要用三个发光管来表示，不同的发光管表示不同的 MSD 值，左端的代表 MSD 值－1，中间的代表 0，右端的代表 1。则二个三位 MSD 数相加时，就需用 18 发光管来表示输入信息。如图 6(a)所示。

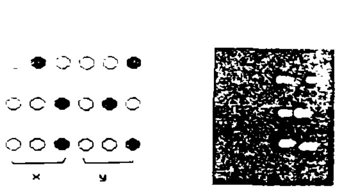
从编码盘顶端开始依次输入被加数 X 和加数 Y 的第 0 位、第 1 位、第 2 位。输出结果有四位 $Z_0 \sim Z_3$。



(a)输入码盘　　(b)输出码盘

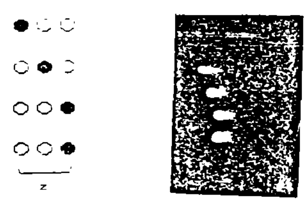
图 6　输入码盘及输出码盘模式

例 1　MSD 并行相加运算实例：被加数 $x=(110)_{MSD}=(6)_{10}$，加数 $y=(110)_{MSD}=(5)_{10}$，输入信号如图 7 所示。



(a)模式图　　(b)实验照片

图 7

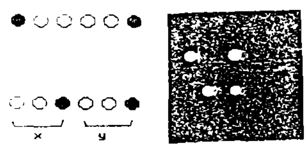


(a)模式图　　(b)实验照片

图 8

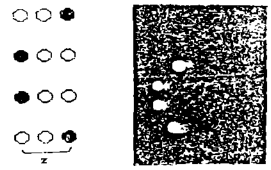
输出结果(和值)见图 8，即 $z=(1101)_{MSD}=(11)_{10}$

例 2　快速乘法运算实例：被乘数 $x=(11)_{MSO}=(1)_{10}$，乘数 $y=(11)_{MSD}=(3)_{10}$ 输入信号如图 9 所示



(a)模式图　　(b)实验照片

图 9



(a)模式图　　(b)实验照片

图 10

输出结果(和值)见图 10，即 $z=(1\bar{1}11)_{MSD}=(3)_{10}$

7　结束语

本文对光电蝶互连网络的结构设计及其在并行数字光计算中的应用做了较为深入的研究，并实现了三位并行加法及二位快速乘法的运算。实验结果表明，用光电蝶互连网络进行并行数字运算是可行的，其运算结果是可靠的。

参 考 文 献

[1]D. G. Sun, Q. Xiang, N. X. Wang and Z. H. Weng, Butterfly interconection implementation for an n-bit parallel full-adder/subtractor. Opt. Eng., 1992, 31(7): 1568～1575

[2]N. X. Wang, D. G. Sun, and Z. H. Weng, Optoelectronic multistage butterfly interconnection and its applications in digital optical computing. Proc. of Sino-Japan Symposium on Engineering Optics (SJSEO): 320～323

[3]A. Avizienis, Signed-digit number representations for fast parallel arithmetic. Trans. Elect. Comput. EC-10, 1961: 389～398

[4]Z. H. Weng, N. X. Wang, L. M. He and D. G. Sun, Optoelectronic implementation of parallel computing using the modified signed-digit number representation. Journal of Chinese Center of Advanced Science and Technology, (to be published in Jan. 1993)

[5]E. V. Krishnamurthy, On Optimal Iterative Schemes for High-Speed Division. IEEE Trans. On Computer, 1970, c-19(3)

Study on Optical Parallel Digital Computing

Wang Naxin

(*Changchun Institute of Optics and Fine Mechanics, Chinese Academy of Sciences, Changchun* 130022)

Abstract

Optoelectronic butterfly interconnection for parallel digital computing is studied in this paper. We apply this kind of optoelectronic architecture to parallel MSD algorithms, making any n-bit MSD addition/subtraction to be implemented after three stages of optical intercnnection. Fast multiplication and division and M/B conversion can also be implemented in this optoelectronic butterfly interconnection network.

Key words: Digital optical computing, Optoelectronic butterfly interconnection, Parallel MSD algorithms