

光电并行加/减运算器

孙德贵 何丽明* 王纳新 翁兆恒

(中国科学院长春光学精密机械研究所, 长春 130022)

(*吉林工业大学电子工程系, 长春 130025)

摘要 本文研究提出了一种适合于并行 MSD 算法的空间位置编码, 进而建立起了无进位的全加/全减运算器的三级蝶互连结构模型, 并得到了实验的验证, 从而实现了并行算法与光学并行实现结构的有机结合。

关键词: 空间位置编码; MSD 算法; 并行全加/全减; 改型蝶互连

1 引言

数字光计算是近年来兴起的国际前沿领域, 是发展快速计算的一个重要途径^[1]。发展快速的计算系统一般包括两个途径: 一个是研究快速的运算器件; 一个是建立并行的运算结构。由于前者受材料本身的限制, 所以数字光计算研究如果走后者一途径可能是更有发展潜力的。全加器是数字计算系统中最基本的运算器, 是构成其它运算器的基础, 因此受到很大重视^[2-4]。

2 MSD 加法器的蝶互连结构

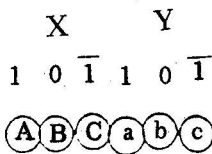


Fig. 1 MSD 空间位置编码

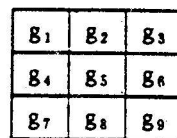


Fig. 2 MSD 相加中 95AND 操作的排列形式

MSD (Modified-signed-digit) 算法是一种既具有二进制算法的特点, 又可消除进位的并行算法, 它是在二进制 (0, 1) 基础上又加一个 1 (代表 -1) 而构成的 (101) 数字结构。为表示这一数字结构, 我们提出了一种如图 1 所示的空间位置编码方法和如图 2 所示的两个数字 X(101),

Y(101)相加时九种 AND 运算的排列。MSD 的加法规则可表示为方程(1)–(3)的三步过程^[5]:

$$X_i + Y_i = 2T_{i+1} + W_i \quad (1)$$

$$W_i + T_i = 2T'_{i+1} + W'_i \quad (2)$$

$$S_i = W'_i + T'_i \quad (3)$$

第一、二步操作中产生 T, W, T', W' 空间位置编码的真值表分别如图 3 和图 4 所示。

T		
a	a	b
b	a	c
c	b	c
	A	B C

(a)

W		
a	B	C B
b	C	B A
c	B	A B
	A	B C

(b) /

T'		
a	a	b b
b	b	b b
c	b	b c
	A	B C

(a)

W'		
a	B	A B
b	A	B C
c	B	C B
	A	B C

(b)

Fig. 3 MSD 相加的第一步真值表

Fig. 4 MSD 相加的第二步真值表

第三步操作产生 S 的真值表和图 3(a) 相同, 即 $S_i = T_{i+1}$ 。对于减法运算, 只需把减数 (Y) 中的 1 做为 1 来处理, 即从位置码 c 输入, 而不从 a 输入。这样, 根据 MSD 相加运算的真值表,

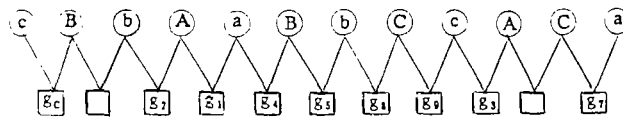


Fig. 5 MSD 真值表中 9 个 AND 操作的改型蝶互连结

可以把光信号点对应于九种 AND 运算的关系用改型蝶互连表示出来, 如图 5 所示。

3 实 验

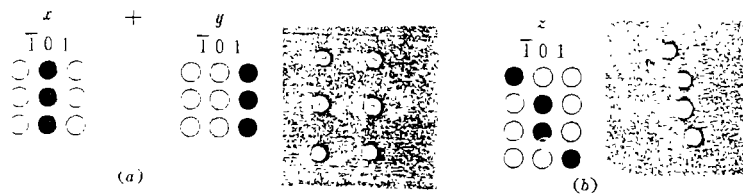


Fig. 6 MSD 相加实验 (a) 输入信号 (b) 实验结果

我们通过这种在空间编码方式的蝶互连结构建立一个实验模型,并进行了实验验证。对于一个 $X=(000)_{\text{MSD}}=(0)_{10}$ 和 $Y=(111)_{\text{MSD}}=(7)_{10}$ 相加。输入信号和实验结果如图 6 所示,其中 (a) 是输入信号, (b) 是实验结果。从图 6 中可知, 结果 $Z=(1001)_{\text{MSD}}=(7)_{10}$ 是正确的。

4 结 束 语

以上我们通过一种空间位置编码方式表示了 MSD 相加运算的三步操作真值表,并进而实现了并行 MSD 算法和并行的蝶互连结构的有机结合。最后得到了实验结果的验证,为进一步建立其它的运算器及运算单元奠定了基础。

参 考 文 献

- [1] 渠川路著,《超级计算机》. 中国铁道出版社,北京,1991:148~189
- [2] S. Fukushima et al. ,Appl. Opt. ,1990,29(14):2099~2106
- [3] D. G. Sun et al. ,Appl. Opt. ,1991,30(14):1781~1785
- [4] D. G. Sun et al. ,Opt. Eng. ,1992,31(7):1568~1575
- [5] K. Hwang et al. ,Opt. Eng. ,1989,28(4):363~372

Optoelectronic Parallel Adder /Subtractor

Sun Degui, He Liming*, Wang Naxin and Weng Zhaoheng
(Changchun Institute of Optics and Fine Mechanics, Chinese
Academy of Sciences, Changchun 130022)
(* Department of Electronic Engineering,
Jilin University of Technology, Changchun 130025)

Abstract

A space-positon-coding version fitting to parallel MSD algorithm is proposed, and a 3-stage butterfly interconnection model of full-adder/subtractor is built, which is verified by experiment. Therefore, effectively combination of parallel algorithm and parallel implementing structure is achieved.

Key words: MSD algorithm, Parallel full additon/subtraction, Trimmed butterfly