

多微机数字控制系统

李继勋 朱晓春

(中国科学院长春光学精密机械研究所, 长春 130022)

摘要 主要介绍多微机数字控制系统的电路设计、工作原理, 以及在移动式光电捕获跟踪定位系统中的应用。

关键词: 单板机; 资源共享; 多总线接口

1 引言

在光学捕获跟踪设备中, 由于微处理机的应用, 使得以往完全由电子线路硬件难以实现的工作变得容易了。多微机数字控制系统是移动式捕获跟踪定位设备的核心部分, 它的应用取代了以往光测设备中的信号处理器, 实时输出系统、数字系统、显示控制系统以及随动控制系统, 并使以往采用的模拟伺服控制系统实现了全数字化。由于大量工作是由计算机软件来完成, 这不仅简化了设备的电子线路, 同时也提高了设备的可靠性和可维修性。

2 多微机数字控制系统的电路设计及工作原理

在移动式光电捕获跟踪定位测量设备中, 要求数字控制系统实时处理能力强、速度快。要在几个毫秒的时间内完成大量的数据采集、处理、传输、显示及控制等工作, 为此我们采用了多微机数字控制器的设计方案, 这样就可将一项任务交由几个中央处理器 CPU 同时进行处理, 以提高其处理能力。为实现多主处理器系统, 就必须让两块(或两块以上)单板机有机地联系起来, 实现资源共享。这就要解决有关总线争用问题, 双端口 RAM 存取问题等。下面就有关 8086 单板机的结构及总线, 总线优先权方式的选择及多总线使用原则, 双端口 RAM 的使用等问题加以论述。

2.1 86/35 单板机的组成及总线

86/35 单板机由中央处理单元、定时单元、随机存储器阵列、只读存储器阵列、地址译码单元、时间间隔定时单元、串行 I/O 单元、并行 I/O 单元、中断管理单元及总线控制逻辑单元等十个功能块组成。其原理框图如图 1 所示。其总线结构是围绕着三层总线而形成的。

三层总线包括本机总线(LOCAL BUS), 双端口总线(DUAL-PORT BUS)和多总线接口(MULTIBUS INTERFACE), 除此之外还有两个 ISBX 总线。该板总线结构的核心是本机总

线,它将 CPU 连接到所有的主机 I/O 器件,即 EPROM、RAM、ISBX 总线以及双端口 RAM 总线。

在分层的总线结构中,联系本机总线和多总线接口的桥梁是双端口总线。双端口总线处于下列三种状态之一:

a. 状态 1,本机总线正在控制双端口总线,但未使用它(认为双端口总线没有操作)。

b. 状态 2,本机总线控制双端口总线,并使用它(认为双端口总线正在操作)。

c. 状态 3,系统总线控制双端口总线并使用它(认为双端口总线正在操作)。

状态 1 说明双端口处于空闲状态。即当本机 CPU 需要双端口总线时,双端口以最快的速度获得本机总线的控制。而当本机总线在存取双端口 RAM 时,双端口总线控制逻辑就以状态 1 转到状态 2(如果双端口总线正在操作,本机总线将等待)操作结束后,双端口总线控制逻辑返回状态 1。当多总线接口需要使用双端口总线时,控制逻辑从状态 1 进入状态 3(如果总线正在操作则等待)。这级总线的操作最快需要 150ns,多总线操作结束后双端口总线返回状态 1。当本机总线需要多总线接口时,必须通过双端口总线才能获得对它的存取。此时本机总线使用双端口总线只是为了与多总线接口通信,并使其保持状态 1。也就是说本机 CPU 要想通过多总线对板外 RAM 进行存取或 I/O 操作时必须通过双端口总线做为联系多总线的桥梁。

多总线包括用于数据传输的 16 条数据线,20 条地址线,8 条中断线和一组用于控制管理的控制线。

2.2 总线优先权方式的选择及多总线使用原则

在有多条总线主控制板的系统中,为了使用共享资源(总线接口资源、I/O 设备和双端口 RAM),必须选择适当的优先权方案,并进行正确的连接。优先权方式有串行和并行两种。由于信号传送的延迟作用,串行优先权方式只能最多连接三个总线主控制板,而并行总线优先权方式,通过对总线请求信号 BPEO/进行编码、译码,用译出的信号再去驱动相应的 BPRN/信号,这种方式最多允许连 16 个总线主控制板。但这必须外加编码、译码电路,连接不便。在本系统中,只用了两个主控制器(当然也可增加到三个)因此选用了串行优先权方案。总线优先权连接如图 2 所示。

BPRN/为总线优先输入信号。低电平有效,它向某个特定的主模板指出,没有较高级优先

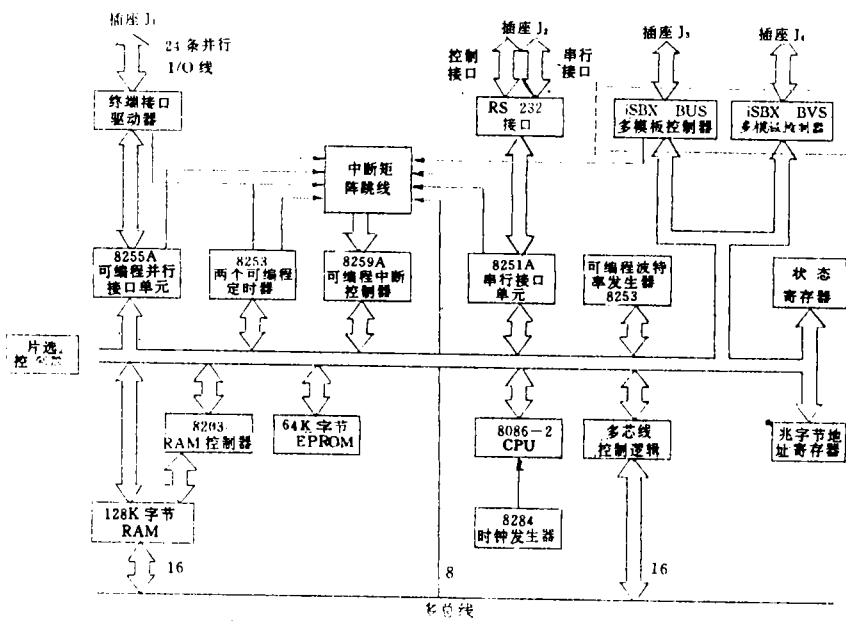


图 1 86/35 单板机组成及总线原理框图

权的主模板正在请求或使用系统总线(多总线)。最高优先权主控制板的该信号应接地。BPRO/为总线优先输出信号,由串行总线优先权仲裁电路产生,较高级的BPRO/连到其下一级的BPRN/端。正在使用总线的主控制板使它的BPRO/变为高电平,以阻止其它低优先权的主控制板获得总线,总线操作结束后其BPRO/信号立即变为低电平。主控板 a、b 同时申请使用多总线而又没有别的主控板正在使用总线时,主控板 a 先获得总线使用权,主控板 b 正在使用总线,那么主控板 a 则进入一个等待周期,如果主控板 a 申请使用总线,而主控板 b 正在使用总线,那么主控板 a 也必须等到主控板 b 操作完毕后方可获得总线的使用权。事实上几个主控板对总线的使用是可交替进行的。

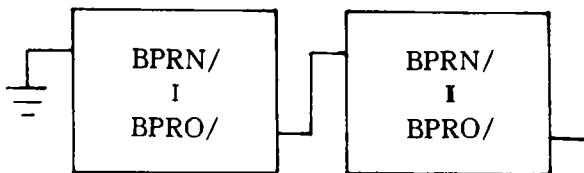


图 2 总线优先权连接

在多微机控制系统中,每个主控制板是通过多总线接口建立联系的,并通过总线接口板与外设建立更广泛的联系以实现控制的目的,这样就有一个总线争用的问题,在同一个时刻不能有多个主控制板使用多总线。为了协调微处理机对总线的占有权,8086CPU 在最大模式时有一个总线封锁信号 LOCK/,当 LOCK/信号为低电平时,表示正在使用总线,并将总线锁定。其它主控板不能取得总线的控制权(尽管它的优先级高),必须等到操作完毕后方可使用。总线锁定信号 LOCK/,是由前缀指令 LOCK 触发产生的,当某些指令执行时不允许其它主控板使用总线。应在该指令前加 LOCK 前缀。这样在这些指令执行期间,LOCK/信号将一直保持低电平(有效)状,以保证不会发生总线争用问题。在 LOCK 有效其间如有其它控制器申请使用多总线,CPU 将暂不响应,但 CPU 将记忆这个请求,在加有 LOCK 前缀的指令执行完毕后,就立即响应这个请求,并交出总线的使用权给其它的处理器。假如在两个相邻的指令前都加了 LOCK/前缀,在这两个指令间仍然有一个不被封锁的指令周期,其它主控板在这个周期内也是可以取得多总线控制权的。LOCK/前缀不影响中断申请。但在加有两个前缀,LOCK 和 REP(重复前缀),如 LOCK REP MOVS/MOVS 这样的指令执行时,LOCK/信号不能一直有效,因为处理机中断时只能“记住”紧接在数据串基本指令前面的那个前缀,这样由中断返回时,主程序将不能正常运行。所以在多机使用的情况下通过多总线传输数据时最好不用 LOCK REP MOVS/MOVS 这类指令。如果一定要用,最好关闭中断或者避开可能发生的一切中断。在总线操作指令前都应加 LOCK 前缀,这是多微机控制系统编程时应特别注意的。

2.3 双端口 RAM 的使用

前面叙述了多微机系统总线优先权方式的选择以及使用多总线时注意的问题。下面叙述有关双端口 RAM 的使用问题,即资源共享问题。在本系统中,由两块主机板配备四块总线接口板来完成同一个任务,这样两块计算机板之间就要经常进行数据交换,这是通过对每块板上的双端口 RAM 的存取来实现的,即资源共享。这时除了用 LOCK/锁定总线信号进行总线使用权的协调外,还必须对双端口 RAM 的存取加以控制,它是由软件来实现的。下面我们就不加控制和加以控制可能出现的情况,以及如何控制加以说明。

2.3 双端口 RAM 的使用

前面叙述了多微机系统总线优先权方式的选择以及使用多总线时注意的问题。下面叙述有关双端口 RAM 的使用问题,即资源共享问题。在本系统中,由两块主机板配备四块总线接口板来完成同一个任务,这样两块计算机板之间就要经常进行数据交换,这是通过对每块板上的双端口 RAM 的存取来实现的,即资源共享。这时除了用 LOCK/锁定总线信号进行总线使用权的协调外,还必须对双端口 RAM 的存取加以控制,它是由软件来实现的。下面我们就不加控制和加以控制可能出现的情况,以及如何控制加以说明。

a. 在不加控制时,可能出现如图 3 的情况:

可见,当处理机 I 正在修改一组数据而尚未完成时,处理机 I 就读取了这组数据,结果产生了错误。

总线周期	存储器中数据	处理机操作
0	78 OF 5D B3	
1	10 2E 5D B3	处理机 I 修改一个字
2	10 2E 5D B3	处理机 I 读取了未修改完的这组数据
3	10 2E 4C 03	处理机 I 修改完这组数据

图 3 控制前的双端口 RAM

b. 加以控制后,如图 4。

可见加以控制后就不会出现图 3 那样的错误了。

总线周期	标志	存储器中数据	处理机操作
0	0	78 OF 5D B3	
1	1	78 OF 5D B3	处理机 I 获得使用权
2	1	10 2E 5D B3	处理机 I 修改一个字节
3	1	10 2E 5D B3	处理机 I 测试忙,等待
4	1	10 2E 4C 03	I 完成修改
5	1	10 2E 4C 03	I 测试忙,等待
6	0	10 2E 4C 03	I 让出资源
7	1	10 2E 4C 03	I 获得使用权
8	1	10 2E 4C 03	取走修改过的数据
9	0	10 2E 4C 03	让出资源

图 4 控制后的双端口 RAM

c. 下面我们用图 5 来说明如何正确使用共享资源,即双端口 RAM 的正确存取问题。

由图 5,我们定义一个标志,用以表示共享资源(双端口 RAM)的忙还是空闲。用一条指令:

```
LOCK MOV SEMAPHORE,OH
```

将状态标志置零,表示空闲。在工作程序要使用共享资源时,首先要测试状态标志,先用如下两条指令

```
MOV AL,1H
```

```
LOCK XCHG AL,SEMAPHOR
```

先将 1 送入 AL 寄存器中,在用带有总线锁定前缀的交换指令将状态标志取出,将 AL 中的 1 送入标志中,再将取出的标志字送到 AL 中,这样状态标志就被置 1(如果原来就为 1,则现在等于没变)。再用如下指令:

```
TEST AL,AL
```

测试刚取到 AL 中的标志。如 AL 中为 1,则说明双端口 RAM 忙,返回继续测试,如 AL

中为零,则可使用共享资源,用毕,执行如下指令。

LOCK MOV SEMAPHORE,OH

将状态标志置零,交出共享资源的使用权。这样,我们通过总线优先权方式的选择连接,并考虑到使用多总线应注意的事项,在双端口 RAM 共享资源存取软件的配合下,就将两个或多个处理机有机地联系起来,构成一个多机系统以使用来完成一项复杂的工程控制。综上所述,如何正确操作使用多总线及正确存取双端口 RAM 是一个多微机系统正确工作的关键,在软件设计时必须特别注意解决这一问题。

2.4 总线接口电路板的设计

在多微机系统中,只有主控插件当然还不够,还必须有一定数量的受控插件,以便完成信息的 I/O 操作和控制。

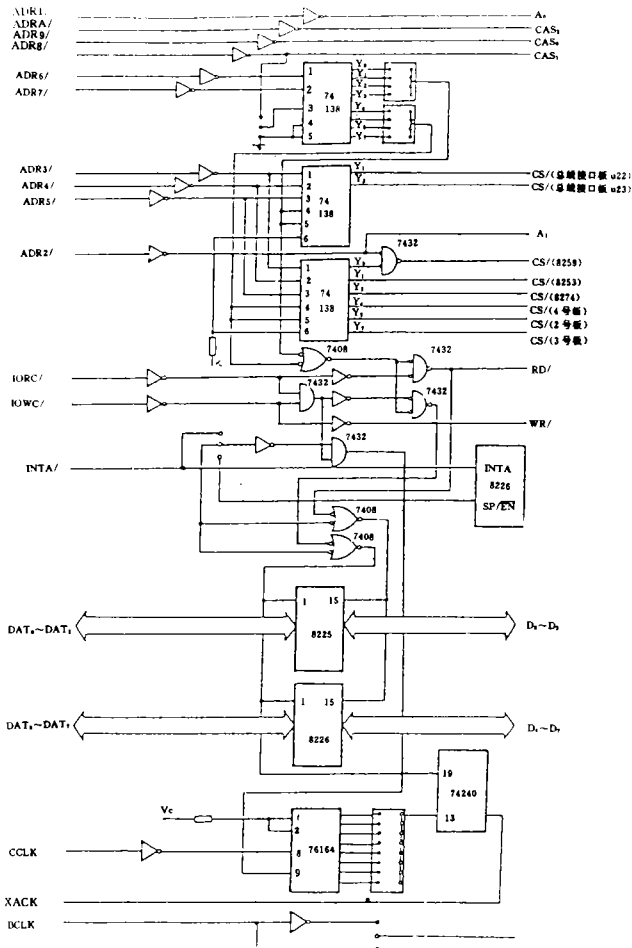
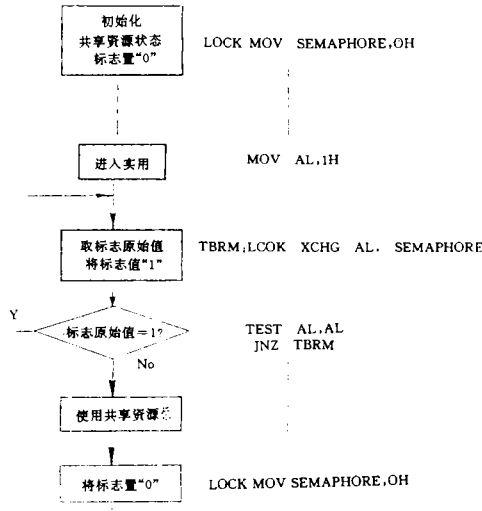
2.4.1 总线接口电路的设计

考虑到两块主机板上各有 128K 字节的双端口 RAM,这在一般的控制系统中已足够用了,因此在设计从控板时则不再加板外 RAM。故只用了八位数据总线。下面结合图 6 的总线接口逻辑图来说明。

图中第一单元为读写控制逻辑,产生读/写信号 RD/、WR/以及转移应答信号 XACK/,它指出所规定的 I/O 操作已经完成。即数据已经输入在系统的数居总线上或已从系统数据总线上接收。该信号由一个八位移位寄存器产生,移位脉冲为恒定时钟 COLK/ (9.8MHz)。通过改变跳线的连结可调整 XACK/的定时,以适应不同速度的 I/O 设备。

第二单元由二片 8226 组成一个 8 位三态双向数据总线驱动器,用作数据的读/写。

第三单元为通道地址译码单元。其中包括基地直译码和通道译码。通过改变基地地址译码输出的跳线连结,可以改变受控插件板上的通道地址范围,以避



免与其它插件板的通道发生冲突。

此外,为了能在中断控制器 8259A 级联使用时传送标志号 ID,借用了 ADR8/、ADR9/和 ADRA/三条地址线做为级联线 CAS₀、CAS₁、CAS₂ 使用。

2.4.2 多微机数字控制系统的基本结构

综上所述,说明了如何设计一个多微机控制系统的基本方法。在这个多微机数字控制系统中,除有两块单板机外,还配备四块受控插件板组成。

下面将结合图 7 原理框图,介绍一下多微机数字控制系统的基本组成及基本功能。

由图 7 系统是以两块 8086 单板机为主体组成的,外加受控插件就其功能而言可分为如下几个部分:信号处理单元,它接收时码终端发来的定时信号,经处理后作为整个控制系统的时间同步;数字鉴频单元,当改变摄影频率时,该单元向主调光系统指示出是多少帧/秒摄影状态,以实现全自动调光,同时控制摄影点阵显示;数据采集单元,用以接收外部设备向该多微机数字控制系统提供的各种数据信息,如电视脱靶量,编码器测得的角度值,激光测得的距离,随动圆顶编码器角度值,状态及各种给定值等;显示控制单元,用以控制摄影点阵及其它各种信息的显示。定时单元和数据通信单元,用以与系统微机之间的数据传输。中断管理单元;A/D 变换单元;D/A 变换单元;及随动系统控制单元等。

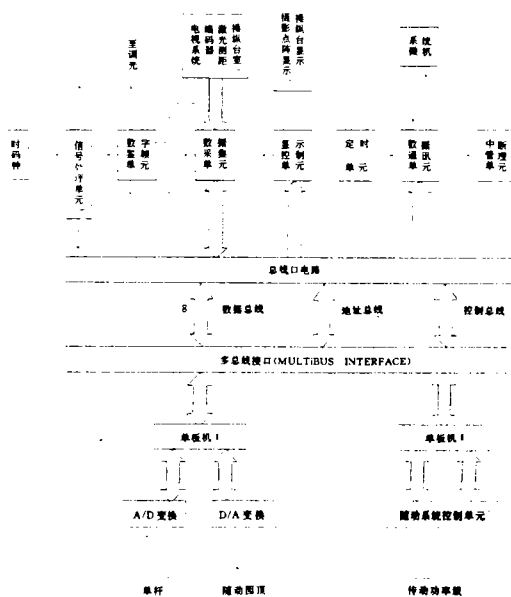


图 7 多微机数字控制系统原理框图

3 结束语

本文主要对移动式捕获跟踪定位设备中多微机数字控制系统的硬件电路设计及原理加以介绍,由于篇幅关系有关应用程序的设计在此不准备再作介绍。该系统的应用,除完成整个光测设备中的各种数据的采集处理,数据传输等功能外,其更重要的是通过编码器测得的角度值由计算机测速,这就取消了传统使用的测速发电机,同时由计算机进行伺服系统位置回路及速度回路的补偿,校正以及单杆半自动操作时的 PID 计算等,这样同时也取消了以往随动系统中传统采用的由模拟器件所构成的复杂的位置回路及速度回路的补偿,校正电路,实现了全数字化的伺服控制,使得该领域的应用技术向前迈进了一步。

参考文献

[1]The 8086 Family User's manual in U. S. A. October 1979.
 [2]曹云丰等译,单板计算机硬件参考手册.北京:航空工业部第六三四所,1984
 [3]李纪松等译,INTEL 微型机器件应用集.重庆:科学技术出版社重庆分社,1986

Multi-microcomputer Digital Control System

Li Jixun, Zhu Xiaochun

*(Changchun Institute of Optics and Fine Mechanics,
Chinese Academy of Sciences, Changchun 130022)*

Abstract

The paper introduces the circuit design, principle of the multi-microcomputer digital control system, and the application in the opto-electronic acquisition tracking system.

Key words: Single-chip microcomputer, Resource share, Multi-bus interface