

FPGA 的 EDA 设计方法

何 斌

(中国科学院长春光学精密机械研究所, 长春 130022)

摘要 给出了一种应用 EDA 软件工具进行 FPGA 数字系统设计的方法。应用此方法设计者可以对 FPGA 器件进行合理有效地设计。

关键词: FPGA, EDA

1 引 言

FPGA 器件(Field Programmable Gate Array)是八十年代中期出现的一种新概念。随着半导体技术的飞跃发展,数字系统应用基本经历了分立元件、小规模集成电路(SSI)、中规模集成电路(MSI)和大规模集成电路(LSI)乃至超大规模集成电路(VLSI)的应用过程,数字系统应用由中小规模集成度的标准通用集成电路,向用户定制的专用集成电路(ASIC)过渡。而现代较复杂的数字系统,若采用 SSI/MSI 器件来设计某个特定的应用系统,不仅要占用很大的物理空间,而且功耗较大,可靠性差;采用 LSI/VLSI 器件的专用电路设计,则具有相当高的系统集成度和相对小的功耗,可靠性强,但开发周期长,开发费用高,投资强度大,并具有一定的风险性,有时仍需要应用 SSI/MSI 器件来设计接口逻辑。FPGA 作为专用集成电路(ASIC)概念上的一个新型范畴和门类,以其高度灵活的用户现场编程方式,现场定义大容量数字单片系统的能力,能够重复定义、反复改写的新颖功能,为复杂数字系统设计、研制及产品开发提供了有效的技术手段。电子应用设计工程师应用 FPGA 技术不仅可避免通常 ASIC 单片系统设计周期长,前期投资风险大的弱点,而且克服了过去板级通用数字电路应用设计的落后、繁琐和不可靠性。在电子产品微型化、单片化的改型换代,单片数字系统的设计验证和小规模产品应用,航空航天和通讯领域的新系统设计、研究方面有很强的推广应用价值。从技术的角度来看,现代复杂的数字系统采用以 CPU+RAM+FPGA 的构成模式,是数字系统设计的一种趋势。同时,也很适合投片生产能力较弱的中国国情。由上述可知,FPGA 是现代数字系统设计重要的器件之一,那么如何对这种集成密度每片为几万基本逻辑门的器件进行合理有效的设计,是必须解决的问题。本文介绍采用 EDA(Electrical Design Automation)工具进行 FPGA 器件设计的方法。

2 FPGA 的结构原理及工作模式

尽管不同厂家生产的 FPGA 器件有一定的差别,但其结构原理基本相同,因此为了说明方便,下面以 Xilinx 公司产品为例,给出 FPGA 的基本结构原理及工作模式。

2.1 FPGA 的结构原理

从结构上而言,FPGA 主要由三部分组成:可编程逻辑块(CLB),可编程输入/输出模块(IOB),可编程内部连线 PI,图 1 为 FPGA 平面结构原理示意图。一般称这种结构为逻辑单元阵列(LCA)分布结构。

LCA 类似一个门阵列,通过内部的可编程布线通道的内部互连网络,把可编程逻辑块 CLB 按设计要求连接在一起以综合阵列中的逻辑功能。而其逻辑功能的配置是通过分布的 SRAM (StaticRAM)的不同加电配置,来决定各个部分的逻辑定义。换句话说,就是由加载于 SRAM 上的配置数据决定和控制各个 CLB、IOB 及内部连线 PI 的逻辑功能和它们之间的相互连接关系。一般情况下,这种规划格式的数据可存放于外附的 PROM 或 EPROM 中,在系统开机或需要时自动载入 FPGA 中的 SRAM 或直接由微处理器控制作为系统的初始动作处理。因此设计者可以根据不同需要,把程序化数据以一定格式,依照事先给定的设置模式,从 PROM、EPROM 载入 FPGA,以实现特定的应用功能。

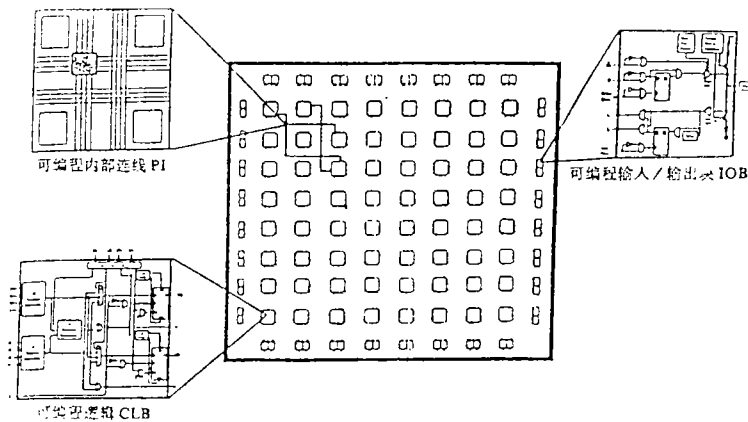


图 1 FPGA 平面结构原理

一般情况下,这种规划格式的数据可存放于外附的 PROM 或 EPROM 中,在系统开机或需要时自动载入 FPGA 中的 SRAM 或直接由微处理器控制作为系统的初始动作处理。因此设计者可以根据不同需要,把程序化数据以一定格式,依照事先给定的设置模式,从 PROM、EPROM 载入 FPGA,以实现特定的应用功能。

2.2 FPGA 的基本工作模式

FPGA 按照不同的既定工作的配置模式工作。根据加载配置数据的载入方式不同,主要可分三种工作模式:主动模式,周边模式和从动模式。在每种模式中,根据不同的配置数据输入形式,可以有串行、并行、同步和异步方式。

主动模式:就是指 LCA 自动地从外部 PROM 或 EPROM 加载配置程序数据。

周边模式:FPGA 作为一个周边器件(如系统 I/O),由微处理器通过 FPGA 器件的一个接口直接加载配置数据。

从动模式:用于对菊花链上的后接器件的配置,配置数据均由链上的上一个器件提供。一般首器件由主动模式或周边模式配置。

串行/并行:指配置数据是以串行或并行数据接口输入。

同步/异步:指加载配置数据时,与时钟周期同步或异步。

一般可依据模式设置位,设定各种产品有的工作模式,如 Xc3000/Xc3100,有主动串行,周边并行,从动串行等工作模式。对应的模式配置位 M0 M1 M2 分别为(000),(101),(111)。

3 FPGA 的设计实现工具的选择

由上章所述,完成 FPGA 的设计实现,首先要进行 CLB、IOB 和 PI 的逻辑功能设置和相互连接的布局布线设计,然后生成程序数据,最后在数字系统中设计卸载程序数据的模式。换句话说,就是在厂家提供的具有几万个基本门的集成芯片上,由设计者根据需要完成各种逻辑功能和连线的 ASIC 布局布线设计以及应用数字系统对器件卸载程序数据配置模式的设计。

要完成这样一种 ASIC 器件的有效设计,必须采用现代设计工具,且具备以下基本条件。

- (1)能够完成 ASIC 设计。
- (2)能够完成系统级的数字系统设计。
- (3)具有与各 FPGA 器件生产厂家厂的数据转换接口。

完成 FPGA 设计,上述条件(1)是必须的;因为 FPGA 器件是数字系统中的主要器件之一,条件(2)提供满足数字系统向 FPGA 器件卸载程序数据要求;条件(3)是为了保证设计的数字系统完成具体的物理实现。

现在各 EDA 软件公司已经研制和开发了许多软件工具,如:Cadence, Mentor, Viewlogic 等,都能完成应用 FPGA 器件的数字系统设计。采用何种软件工具,除满足上述三个基本条件外,还取决于要设计的数字系统的复杂程序以及要求的计算量。

4 用 EDA 软件工具进行 FPGA 设计的方法

4.1 基本思想

由于 FPGA 器件的设计只是数字系统设计的一部分,所以在进行 FPGA 器件设计之前,应对整个数字系统进行动能级描述、仿真、优化和综合出逻辑电路;然后再把逻辑电路分区规划,配置于 CLB、IOB 中,同时进行 LCA 的内部布局布线设计,向 FPGA 器件的物理实现投影数据的生成;最后,对数字系统进行实际物理实现电路的仿真和优化,生成 PCB 物理实现数据码,进行物理分析(包括温度、电应力等)。总之,FPGA 器件设计是 EDA 软件工具进行 ASIC 设计的特例,它必须同整个数字系统一起进行设计,才能有效的体现 ASIC 的含义。

4.2 设计实现的方法及流程

依据上节提出的基本思想,FPGA 设计实现的具体步骤如下:

- (1)对应用数字系统的设计思想进行描述(如用 VHDL, HDL 语言),具体的就是描述要实现的动能和技术要求,并生成逻辑的能图。
- (2)进行逻辑功能仿真,验证已描述的系统功能的可实现性。
- (3)对数字系统的逻辑功能描述进行综合,产生门级的逻辑电路图,并对其进行逻辑简化和优化。
- (4)定义用户订制的规则,即对 LCA 的分区,约束条件以及工作模式进行设置。
- (5)进行分区规划,分配于各个 CLB、IOB 中,根据(4)对结构进行优化,并进行布局布线的程序设计,生成 LCA 文件。
- (6)将 LCA 投影到不同厂家的 FPGA 器件中,EDA 软件工具可以自动生成这种投影文件。

(7)对应用 FPGA 器件的数字系统进行物理实现仿真,验证逻辑功能的正确性和系统延时的可行性。

(8)将 LCA 的规划格式转换成 FPGA 器件生产厂家的程序数据格式。应用开发系统机写入 PROM、EPROM 等器件中去。

下面给出 FPGA 设计实现的流程图。

5 结束语

采用 EDA 软件工具对 FPGA 器件进行设计实现的方法,不仅可以提供 FPGA 器件的 CLB,IOB 的有效利用率及合理的 PI 设计,而且使设计者从整个应用数字系统的角度来进行系统级设计、分析、仿真,使产品设计周期缩短,系统的可靠性增强,是一种现代数字系统设计的必然趋势。

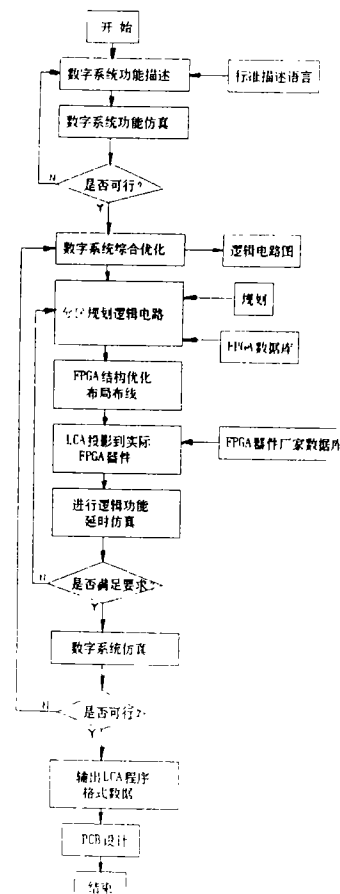


图 2 FPGA 设计实现的流程图

参考文献

- [1] 高延敏,ASIC 设计自动化最新工具——FPGA 开发系统. 微电子学,1992,22(4),31~34.

EDA Design Method for FPGA

He Bin

(Changchun Institute of Optics and Fine Mechanics,
Chinese Academy of Sciences, Changchun 130022)

Abstract

A design method for FPGA digital system in application of EDA software tool is given in this paper. These designers who use this method are able to design FPGA device reasonably and efficiently.

Key words: FPGA, EDA