

在系统可编程(ISP)技术及其器件

曾晓洋 郝志航

(中国科学院长春光学精密机械研究所 长春 130022)

摘要 介绍了在系统可编程(ISP)技术的概念及其对当今数字电子系统设计带来的革新,对在系统可编程逻辑器件(ispLSI)的性能、结构以及特征作了较详细的分析,最后分析了在系统编程原理。

关键词 在系统可编程 在系统可编程逻辑器件 电子系统

1 引言

可编程逻辑器件(PLD)自70年代发明以来,从熔丝型发展到一次性可擦除型;80年代又发展至电可擦除型;到了90年代,则发展成为在系统可编程型。

所谓“在系统可编程”(In-System Programmability,缩写为ISP),是指设计人员在自己设计的电子系统中或电路板上为重构逻辑而对逻辑器件进行编程或反复编程的能力。这种对电子系统中逻辑器件的逻辑重构既可在系统成型之前,又可在系统成型过程中,甚至在系统成型之后。这与常规PLD先编程后装配至系统中的过程有很大区别。

采用ISP技术后,我们可获得一种“软”硬件的崭新概念:使得电子系统的硬件设计变得象软件设计那样灵活而又有易于修改。硬件的功能可以实时地加以修改,或按规定程序改变组态。这样便使新一代电子系统具有极强的可扩展性以及设计资源的可重复利用性,这样便扩展了器件的用途。同时编短了系统调试的周期,省掉了对器件单独编程的环节和器件编程设备。从而给电子系统的设计、制造和编程带来了极大的方便。

2 在系统可编程逻辑器件 ispLSI 及其特征

作为ISP技术先驱的美国Lattice半导体公司,率先在半导体硅片上实现了ISP技术,并

开发出了相应的软件,从而使 ISP 技术成为一种实用的技术。ISP 技术成为可编程器件行业技术标准已是大势所趋。

Lattice 公司将其独特的 ISP 技术应用到它的高密度可编程逻辑器件(HDPLD)之中,形成了 ispLSI(in-system programmable Large Scale Integration)系列在系统可编程逻辑器件。为满足不同需求,ispLSI 分为三大系列^[1]: ispLSI1000 为基本系列,适应于高速编码、总线管理、LAN 或 DMA 控制等; ispLSI2000 系列为高速系列, I/O 端口较多,尤其适用于高速计数、定时等场合,能用作高速 RISC/CISC 微处理器的接口; ispLSI3000 系列的集成度最高,能够容纳规模较大的逻辑系统,适用于数字信号处理、图形处理、数据处理、数据的加密与解密等。

2.1 ispLSI 系列高密度在系统可编程器件的性能与结构分析

ispLSI 器件既有可编程逻辑器件(PLD)的性能与特点,又有现场可编程逻辑阵列(FPGA)的高密度和灵活性。其速度可达 135MHz,逻辑集成密度可达 1000 门至 14000 门。是当今世界最为先进的 HDPLD。ispLSI 器件能够满足用户对高性能系统逻辑的需求,广泛应用于数据处理、通讯、图形处理、空间技术、军事装备、工业控制和测量仪器等领域。它强有力的结构可实现应有的逻辑功能。其中包括寄存器、计数器、多路器、译码器和复杂状态机。Table1 列出了 ispLSI 逻辑器件的性能参数^[1]。

Table 1 ispLSI performance parameters table

ISP family	ISPLSI 1000	ISPLSI 2000	ISPLSI3000
(PLD gates)	2000 ~ 8000	1000 ~ 4000	8000 ~ 14000
fmax (M Hz)	110 ~ 80	135 ~ 110	110 ~ 80
tpd(ns)	10 ~ 15	7.5 ~ 10	10 ~ 15
macro unites	64 ~ 194	32 ~ 96	192 ~ 320
regist ers	96 ~ 288	32 ~ 96	288 ~ 480
I/O s	36 ~ 110	34 ~ 102	96 ~ 160

Fig. 1 以 ispLSI1032E 芯片为例,给出了 ispLSI 器件的结构框图^[1]。其中集总布线区(GRP)在时延恒定并且可预知的前提下提供完善的片内互连性,通过它可以片内各万能逻辑块(GLB)联系在一起;输出布线区(ORP)提供了输出和输入引脚之间灵活的连接途径,可在不改变外部引脚排列的情况下,修改芯片内部的逻辑设计;万能逻辑块(GLB)是芯片内部的关键部件,其结构如 Fig. 2 和 Fig. 3 所示。

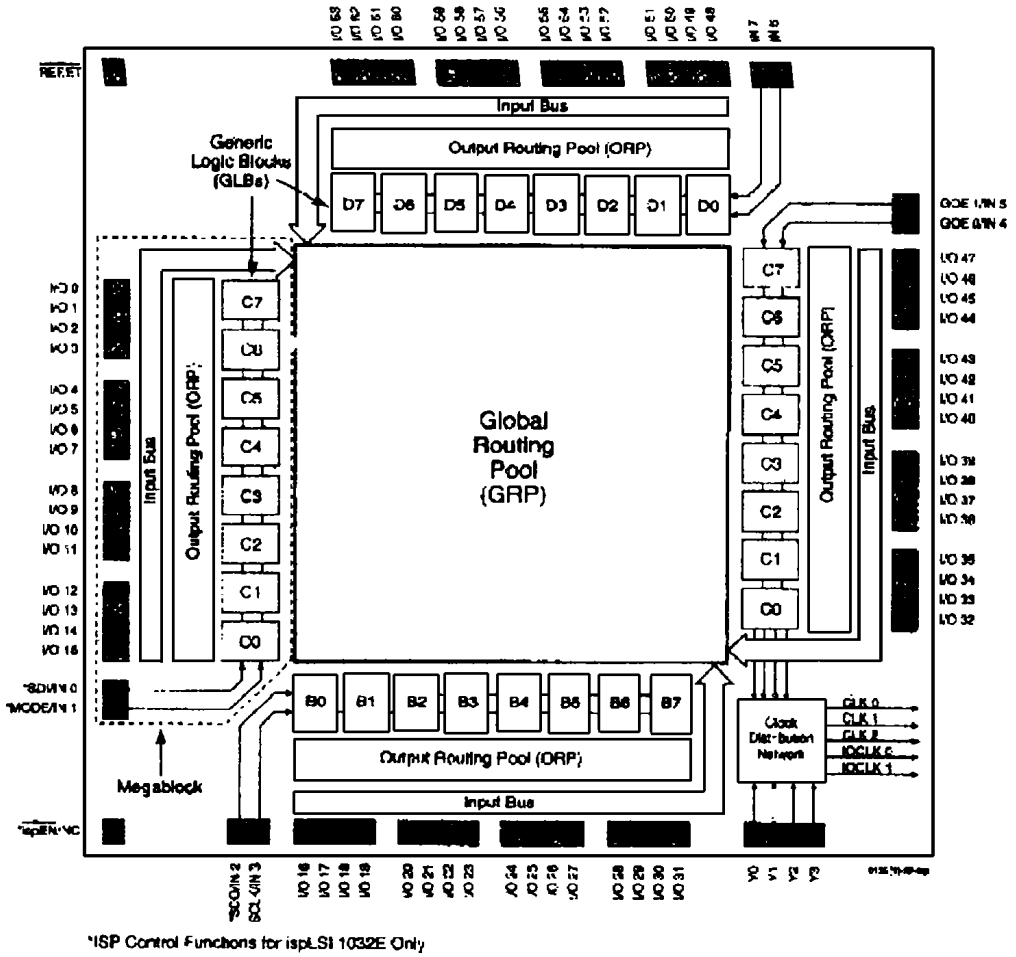


Fig. 1 ispLSI3256 function block diagram

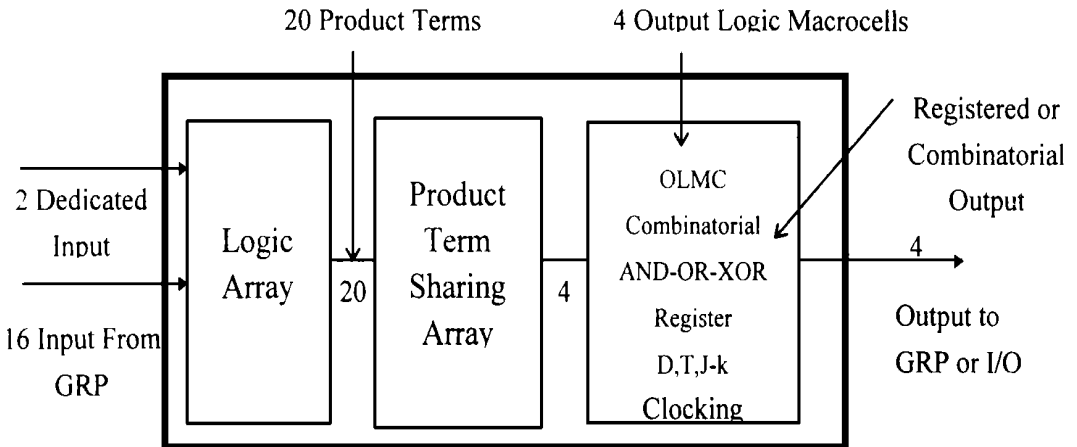


Fig. 2 ispLSI1000 and ispLSI2000 family GLB

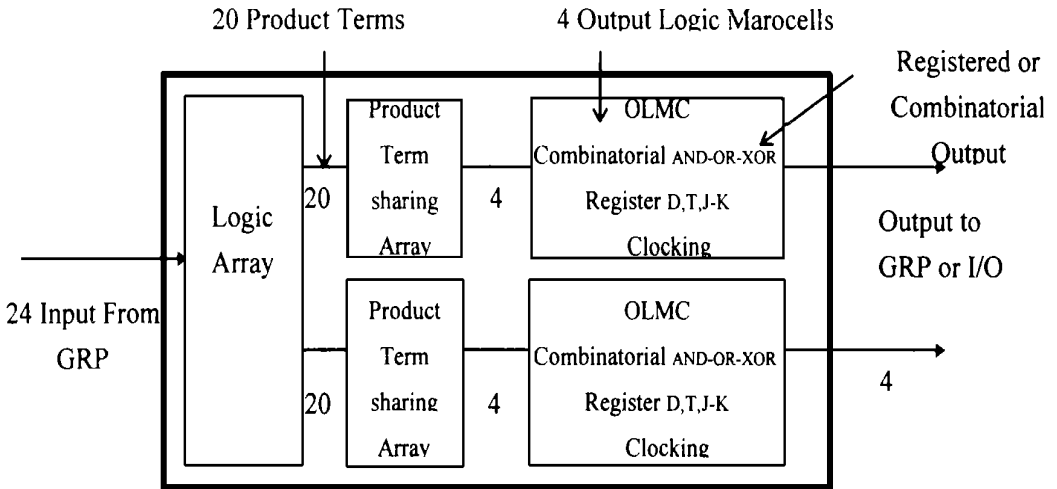


Fig. 3 ispLSI3000 family "Twin GLB"

对于 ispLSI100 和 ispLSI2000 系列器件^[4], 每个 GLB 相当于一个 18 输入 4 输出的 GAL 器件, 能够容纳 20 个乘积项; 对于 ispLSI3000 系列器件, 是成双成对的“孪生 GLB”, 每个 GLB 由两部分组成, 它们共享 24 个输入, 每个部分相当于一个 24 输入 4 输出的 GAL 器件, 同样能够容纳 20 个乘积项。GLB 的每个输出可根据需要构成组合逻辑或时序逻辑。GLB 中乘积项共享阵列(PTSA)或使得从与阵列来的 20 个乘积项被某一个或所有的 GLB 输出所分享。

2.2 在系统可编程逻辑器件的特征

可编程逻辑器件的在系统编程能力必将更新人们设计、制造和维护电子系统的方法, 这可体现在以下几个方面:

(a) 实验板的设计

在系统编程允许用户“在系统之中”编程或修改逻辑设计, 不必将器件从线路板上拆下。这样便加速了系统和线路板的调试过程, 便于用户在设计过程之中更早地确定线路板的布局。

(b) 良好的引脚处置

当对传统的 PLD 器件进行编程时, 其测试、制备过程总免不了人工处置。当使用 PQFP 或 TQFP 形式封装的芯片时, 引脚仅有 0.5mm 宽, 在编程器插座中容易变形破坏。而采用 ispLSI 器件后可将芯片焊接在印刷电路板上, 然后再进行编程或改写, 这样便保证调试过程中不会损伤器件的引脚。

(c) 系统的重构能力

ispLSI 器件在焊接到印刷电路板上之后, 便可毫无拘束地修改其逻辑功能。于是用户可在同一块电路板上实现各种硬件结构。各种标准电路板或系统接口板在制备过程中可由同一块万能电路板来实现。其唯一的区别在最后一步——在系统编程。

(d) 更易于现场改写

通过软件重构系统: ispLSI 器件的现场改写只需从磁盘装入或通过调制解调器送入结构文件, 非常简便。还可实现远程编程。

(e) 保密位

所有 ispLSI 器件都为用户提供了一位保密位来防止对片内编程模式的非法复制。保密位一旦被编程,就可阻止对片内功能位的读出。保密位仅能在芯片改写时被擦除,因而一旦保密位被编程后,就无法得知芯片原有的内部结构。

(f) 边界扫描

边界扫描是目前电路板级测试中正在兴起的技术趋势,它有助于设计者高效地测试电路板,同时降低测试成本,十分引人注目。

ispLSI 系列芯片提供了一套在片边界扫描电路,来支持 IEEE1149.1 标准所需的所有测试功能。边界扫描的接口仅需占用四只引脚。ispLSI3000 系列器件的四个边界扫描信号与在系统编程信号引脚相复用,这将增强系统设计的可测试性,改善对重构逻辑的控制和检测能力。

3 在系统编程原理

ispLSI 器件的编程和改写由片内的状态机控制。状态机的输入即为进入片内的 5 个编程接口信号。编程信号来自专门的在系统编程控制电路。编程过程,即为把 JEDEC 形式的文件传送到器件中的过程。

3.1 ISP 编程接口

对器件的编程和改写只需一个 5V 电源和一根普通的五芯串行接口电缆。如图 4 示:在系统编程的基本信号为^[2]: 串行数据输入(SDI), 方式选择(MODE), 串行数据输出(SDO), 串行时钟(CLOCK), 另外还有一个控制信号/ispEN, 用来使能或关断其它四个在系统编程信号,以便在正常工作条件下将这四个引脚用作直通输入端。

3.2 器件编程结构

多片在系统可编程器件可用串联结构进行编程。单独的 ispLSI 器件可通过独立的 ISP 接口进行编程。如图 4 示:是一种串联菊花链结构^[3]。该结构硬件接口简单,编程手续容易实现,效率也高。

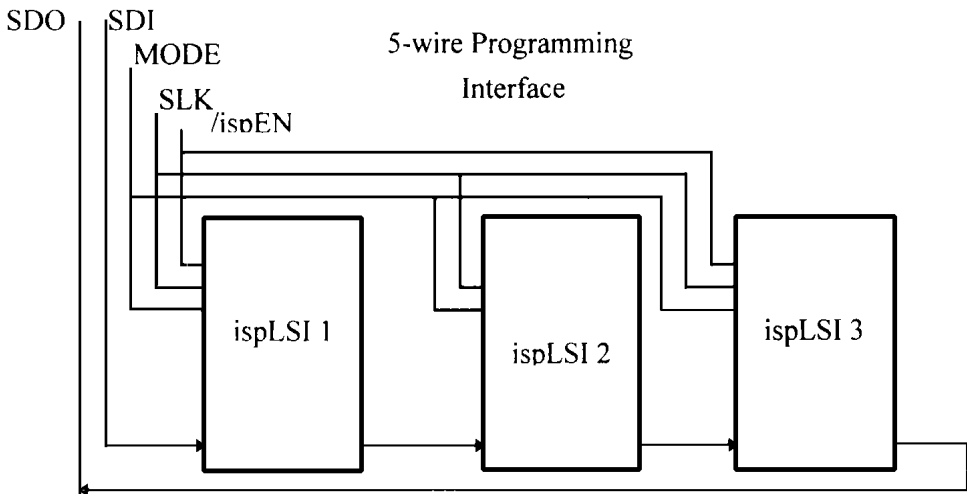


Fig. 4 ISP programming interface

3.3 在系统编程模式

ispLSI 器件有两种模式: 正常工作模式和编程模式。ispLSI 器件一旦进入编程模式, 器件的编程操作便完全受片内状态机控制。器件工作模式是由在系统编程使能信号/ispEN 控制。

在 Fig. 4 中, 用/ispEN 信号对某器件使能, 就可使 Fig. 4 中该器件进入编程状态。一旦进入编程模式, 片内状态机便开始对编程进行控制。状态机有 3 个状态, 能够完成所有与编程有关的操作。状态机的指令在移位状态移入器件, 并在执行状态执行它, 状态机的初始状态为闲置状态, 表示器件无编程或读写操作。在闲置状态下可从器件中读出 8 位的器件识别码。Fig. 5 示为编程状态机的状态关系图。

State Transition Control Signals: MODE & SDI.

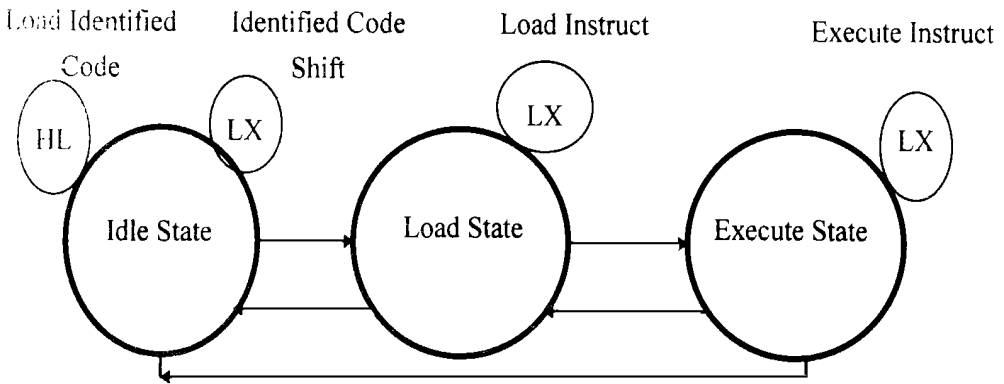


Fig. 5 ISP programming state machine diagram

4 结 束 语

ISP 技术不仅引起逻辑设计领域的革命, 而且还使电子系统生产制造技术焕然一新。使用基于 ispLSI 系列芯片进行电子系统设计, 可以大大提高系统的集成度, 增强系统的抗干扰能力, 设计周期也大为缩短: 整个过程(包括设计输入、编译仿真和器件编程)在几个小时内便可完成。

可以肯定的说: ISP 技术是一种方兴未艾的新技术, 它必将导至当今数字电子系统设计的一场深刻革命, 我们应该跟踪这种新技术的发展, 使我们设计的电子系统登上新台阶, 让我们在工作中产生有益的效果。

参 考 文 献

- 1 Lattice Semiconductor Corp. Lattice Semiconductor Data Book, 1996
- 2 Lattice Semiconductor Corp. ispDS+ User Manual
- 3 章开和. 多个器件的菊花链编程结构. 应用电子技术, 1995, (21): 105 ~ 107
- 4 赵元平. 新颖的在系统可编程逻辑器件(上). 应用电子技术, 1995, (21): 43 ~ 45

In-system Programmability(ISP) and Its Devices

ZENG Xiao-Yang, HAO Zhi-Hang

(*Changchun Institute of Optics and Fine Mechanics,
Chinese Academy of Sciences, Changchun 130022*)

Abstract

In this paper, we introduce the concept of In-System Programmability(ISP) and the effects that the ISP brings to the design of electronics system. Also we present the performance, structure and parts feature of the ispLSI in relative detail. We discuss the principle of ISP in our paper at last.

Key words: In-system programmability, Electronics system, ISP, ispLSI

曾晓洋 男, 1972年5月生。1996年毕业于湘潭大学机械系, 获学士学位, 同年进入中国科学院长春光机所攻读机电控制及自动化专业硕士学位, 1998年提前攻读博士学位。从事计算机应用及电子EDA技术的应用开发与研究工作。