

基于 FIFO 存储器的高速显微图像处理系统

田志刚 吕俊杰 陈桂林

(中国科学院上海技术物理研究所 上海 200083)

摘要 论述了在显微成像系统中采用普通视频采集卡所存在的问题,并介绍了一种基于 FIFO 存储器结构的高速显微图像处理系统的原理和设计,进而从硬件和软件两个方面详细地说明了系统的体系结构。

关键词 FIFO 显微成像 光电检测 共享存储器 视频处理

1 引言

随着以数字化、计算机、通讯、电视和多媒体为主要特征的新的信息革命的兴起, CCD 摄像器件作为一种价格便宜、性能优越的视觉传感器,其应用领域相当广泛,涉及到航空航天遥感、天文观测、医疗以及电影电视等各个领域,尤其在光电图像信息获取中起着日益重要的作用。

在医学研究的发进程中,显微观察与分析已成为行之有效的方法之一。当前,人工检测是普通采用的实际操作方式,它对检查人员的要求很高。由于工作强度大,操作人员容易出现疲劳反应,观测结果也会不可避免地受到人为因素的影响。为了改善显微观察条件,方便地进行远距离观察,计算机显微图像处理系统的开发和应用就显得十分迫切。国外厂商的影像分析仪由于价格昂贵,国内基层单位无缘问津。为此,我们进行了显微图像处理系统的研制。

2 设计思路

目前市场上出现的全电视信号采集卡的基本功能为视频捕获、压缩与回放以及图像编辑,它们采用高性能的视频处理器,实时采集,但该类采集系统对于医疗应用来说并不是一种理想的选择,原因是分辨率不是很高,因为 MPEG 标准是根据人眼的视觉特征对图像进行压缩处理,降低了水平和垂直分辨率,重建时采用内插的方法恢复图像的尺寸,从而丢失了许多细节信息。其次,功能复杂而使成本升高,实际应用中并不需要采集卡的所有功能。所以需要重新设计符合更实际需求的图像采集卡。

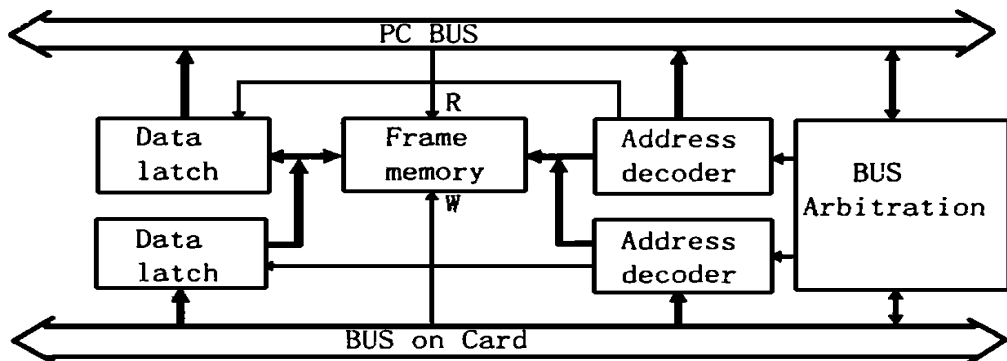


Fig. 1 Schematic of the general video acquisition card

图 1 给出了数据采集系统中, 在采集卡的帧缓存部分所通常采用的硬件结构。以往的帧存储体绝大多数采用双端口存储器, 甚至普通类型的存储器件, 以共享的方式工作。从中可以看出, 这种传统的处理方式需要复杂的帧存储控制与地址译码电路; 计算机与数据采集卡双向缓存占用大量的硬件资源; PC-AT 外部设备接口标准, 限制总线速度小于 8.3MHz, 这些都极大地限制了采集带宽。

从性能上来说, 普通型的帧存储体在采集的同时不能读取采集数据, 采用双端口 RAM 虽然也可以解决并发访问的问题, 但它所必需的地址译码和占用大段的主存储器映射空间(或繁杂的页面切换), 又是不可忽视的实际问题。从对采集到的数据的处理方式可以看出, 对于单纯采集应用, 而不需要对数据做诸如叠加等预处理工作, 系统缓存单元在结构上相当于先进先出(FIFO)队列, 即按信号时间顺序先采集的数据先被计算机读取及处理。所以, 如果采用专用的 FIFO 芯片可去掉复杂的缓存器帧内地址译码电路, 大大简化了系统的设计。

对于采集卡的内部存储单元, 计算机通常可以通过三种方式访问: 将扩充存储器当成外部设备, 由端口按字节方向; 采用直接存储器访问(DMA)方式进行数据块的传送; 将外部扩充存储器当成系统主存储器的一部分, 利用系统主存储器物理地址进行访问, 所有能够访问主存储器的指令也能够以同样的方式访问板上内存, 这种接口方法通常称为内存映象法。

在上述三种方法中, 内存映象法在操作的速度、灵活性以及实现上的简便性方面都较其它两种方法更好一些。我们在系统设计中, 就选用了该方法由主机对其数据采集卡的内置帧存储器进行访问和控制。设计成直接读取方式, 利用计算机的存储器读、写信号, 而不是通常 I/O 设计采用的 I/O 读、I/O 写信号, 其数据的读取速度获得了明显的提高, 最大限度地缩短了计算机的读取时间, 增大采集的带宽。同时, 在使用 FIFO 技术的系统中, 只需占用单页地址映射空间, 可以将大部分的剩余空间保留给主机作为影像存储器。更进一步, 如果将帧存储体映射到地址空间的高端, 则对主机的影响可以降低到零。

3 系统组成与工作原理

本系统采用外加式 PC 仪器结构, 一块插于计算机扩展槽内的标准接口卡通过信号线连

接到计算机之外的仪器主体上。系统总体结构框图如图 2 所示。被测目标经过显微成像镜头组成像在 CCD 摄像机的光敏面上, 然后摄像机将光信号转变为复合全电视信号, 传输给数字图像采集模块, 形成可以被计算机接收的数字信号。计算机主要负责采集过程的控制, 图像的后期处理与文档存储等工作。

实时视频图像采集电路的原理框图如图 3 所示, 视频信号输入后分成两路处理, 一路进入实时视频预处理电路, 经预处理部分完成信号的幅度嵌位, 滤波以及放大等工作, 以满足模数转换器的各项要求, 然后再进行 A/D 转换, 经缓冲存入图像存储器。为确保系统的完全同步, 另一路视频信号送入行同步、场同步分离电路, 与采集系统控制时钟共同产生帧存储器控制时序。

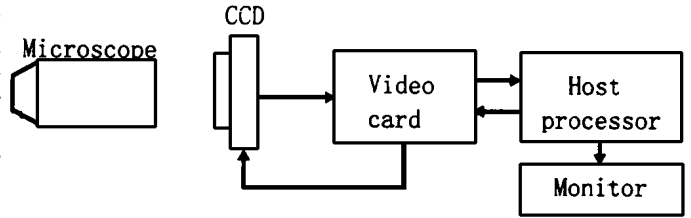


Fig. 2 Schematic outline of experimental system

在该系统的各组成模块中, 视频信号采集卡处于核心地位, 所以图像采集卡与主机的耦合方式是系统的瓶颈, 其数据传输速度直接关系到系统的性能。FIFO 存储器是一种新型的存储元件, 它具有内置式地址译码电路, 接口简单, 两路并发数据存取等特点, 特别适用于时间相关的流水线式操作。我们选用的 FIFO 存储器数据吞吐率可达 30MHz, 每片 4 位数据。因此, 需要两片并联组成 8 位数据存储单元。为了充分利用 CPU 对存储器访问能力, 两个 8 位数据地址联合译码, 以形成 16 位有效数据, 传送给主机进行相关的数字图像处理、显示等后续步骤。形成双组帧存储器的好处是能够利用硬件电路的分组切换, 进一步提高传输带宽, 降低对存储器芯片响应时间的要求。

在该系统的各组成模块中, 视频信号采集卡处于核心地位, 所以图像采集卡与主机的耦合方式是系统的瓶颈, 其数据传输速度直接关系到系统的性能。FIFO 存储器是一种新型的存储元件, 它具有内置式地址译码电路, 接口简单, 两路并发数据存取等特点, 特别适用于时间相关的流水线式操作。我们选用的 FIFO 存储器数据吞吐率可达 30MHz, 每片 4 位数据。因此, 需要两片并联组成 8 位数据存储单元。为了充分利用 CPU 对存储器访问能力, 两个 8 位数据地址联合译码, 以形成 16 位有效数据, 传送给主机进行相关的数字图像处理、显示等后续步骤。形成双组帧存储器的好处是能够利用硬件电路的分组切换, 进一步提高传输带宽, 降低对存储器芯片响应时间的要求。

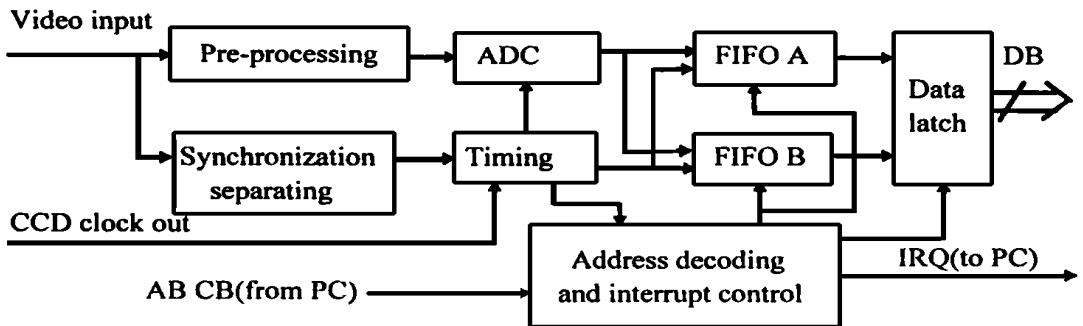


Fig. 3 Schematic of real-time video acquisition card

对于有外同步输入的 CCD 摄像机, 可用图像显示控制器 CRTIC 产生的同步信号来同步摄像机, 完成数据采集功能。而对于没有外同步输入的摄像机或不准备使用该项功能的情况下, 则需要利用同锁相电路, 使行、场同步信号从视频信号中分离出来, 控制系统的时序。

典型的黑白全视频图像信号具有 1V 的峰值, 低于 0.3V 为同步信号, 其上部表征图像灰度(1V 为白, 0.3V 为黑)。对于 625 线电视系统, 一幅完整的图像由两场各 312.5 线隔行合成。这时, 编写软件驱动程序应注意保持每扫描行数据地址的有效性。每一帧前面有帧同步脉冲, 这个信号的出现是一幅图像开始的标志, 用于图像存储起始地址置位。

按照 $f_{\max} = \frac{f \cdot k \cdot z^2}{2}$, 式中 z 为每幅图像的扫描行数, k 为显示屏的宽高比, 每秒送 f 幅图像, 则一幅黑白图像的最高频率为 6.5 MHz (图像基带限制在 6.0 MHz)。通常景物的带宽一般在 3 MHz 以内, 目前视频图像采集卡的采样频率多为 10 MHz, 基本上符合奈奎斯特 (Nyquist) 定理。为此, 选用高速并行 A/D 转换器 CA3318, 其最高转换时钟为 15 MHz, 转换精度为 8 位。当它工作在连续转换方式下, 每个周期可以完成一个数据的转换, 前半个周期完成 A/D 内部调整, 后半个周期完成数据转换。

目前的成像系统多采用扫描方式将空间变化的信号转化为信号的串行输出, 其在靶面上对有效区域的扫描速度是均匀的, 即在相等的时间内扫过相同的靶面距离。在这种情况下, 虽然通过对每行图像的模拟信号按时间均匀取样, 也可以获得比较好的分立的像点表示, 但由于显微应用对位置信息的精度要求较高, 如果能够保证每一个 CCD 像元对应物面上的一点将对提高系统性能有极大的帮助。所以, 我们利用 CCD 摄像机的视频像素驱动时钟输出信号 (Clock out) 来同步采集卡上的时序电路, 以保证严格的像素对应关系。

系统软件设计采用结构化的程序设计方法来实现, 由三个层次的功能模块组成, 模块内实现代码封装, 向上一层提供规范的接口。图像采集卡硬件驱动层, 通过开发 Windows 95 环境下的虚拟设备驱动程序 (VxD) 来完成, 以解决用户级应用不能直接操纵硬件、访问物理地址的限制。库函数接口层, 以动态连接库的形式提供系统访问服务、图像处理等功能。用户界面层, 负责界面生成、动态交互、数据存储等模块实现。

实践证明, 不出现明显的灰度分层轮廓效应 (在重建图像时产生的上下量化层次之间跳动的现象, 破坏了图像灰度缓慢变化的连续性) 而被人眼观察所能接受到图像不能少于 64 级灰度。为使 A/D 采样过程相对变得简单, 也可以考虑对整个信号采样, 即同步信号也被量化。如果采用 8 位转换, 则重建的图像的有效灰度只有 7 位, 但这 128 级灰度已基本能够满足人眼的分辨能力。当然, 这样使得后期的软件处理变得相对复杂, 需要滤除无效信号、灰度扩展。同样地, 额外的帧存储器也是必需的。

4 结 束 语

基于 FIFO 存储器的技术极大地降低了系统设计的复杂度, 解决了计算机显微图像处理系统中信息获取中最关键的数据传输瓶颈问题, 使得动态观测成为可能。该系统能够提供友好的人机交互界面, 能够充分利用计算机丰富的资源和强大的数值处理能力对获取的图像进行各种数字信号处理, 大大减轻了操作人员的负担。由于一维高频时域信号可以看作更严格地要求的先到先服务的信息队列, 因此本文介绍的方法也同样适用于对一维高频信号采集与处理的应用领域。

参 考 文 献

- 1 王庆有等编. CCD 应用技术. 天津: 天津大学出版社, 1993
- 2 张载鸿编. PC 系列系统开发与应用. 北京: 国防工业出版社, 1992
- 3 周祖成等. 电荷耦合器件在信号处理图像传感中的应用. 北京: 清华大学出版社, 1991
- 4 蔡文贵等编. CCD 技术及应用. 北京: 电子工业出版社, 1992

High-Speed Microscopic Image Processing System Based on FIFO

TIAN Zhi-Gang, LU Jun-Jie, CHEN Gui-Lin
(*Shanghai Institute of Technical Physics,*
Chinese Academy of Sciences, Shanghai 200083)

Abstract

In this paper, some problems are discussed in applying general video acquisition card to microscopic image processing system. The principles and scheme of the system are introduced, which concern a high-speed microscopic image processing based on FIFO. And it, in detail, describes the system architecture in the aspect of hardware and software.

Key words: FIFO, Microscopic image, Photoelectric detection, Shared RAM, Video processing

田志刚 男, 1973 年出生, 1995 年获得黑龙江大学计算机软件专业学士学位, 现为中国科学院上海技术物理研究所博士研究生, 从硕士研究生期间至今一直从事图像获取和信息处理方面的研究。