

文章编号 1004-924X(2003)06-0617-04

提高 DSP 图像处理系统实时性的一种有效方法

代少升,袁祥辉

(重庆大学 光电技术及系统教育部重点实验室,重庆 400044)

摘要:为解决 DSP 实时图像处理系统中数据传输的瓶颈问题,提出了多个数据拼接传输的新方法。以 TMS320C6201 DSP 为例,利用 DMA 支持多种结构数据传输功能。通过对 DMA 的控制寄存器进行设置,来实现图像数据的合理拼接,从而能够有效地提高 DSP 的数据传输效率。实验结果证明了数据拼接传输可行且有效,对提高 DSP 图像处理系统的实时性能具有现实意义。

关键词: TMS320C6201; 数据拼接传输; 图像处理; 实时处理

中图分类号: TP391.4 **文献标识码:** A

Improvement of DSP image processing real-timeness

DAI Shao-sheng, YUAN Xiang-hui

(Key Lab of Ministry of Education of Photoelectric Technique and System,
Chongqing University, Chongqing 400044, China)

Abstract: Data-joint transmission, a new way of data transmission, is proposed to make the data transmission easy in the DSP real-time image processing system. Taking TMS320C6201 DSP as an example, DMA is used to support several structural data transmission functions, and rational joint of image data can be easily achieved by writing the control words into the DMA registers, thereby improving the DSP data transmission efficiency. Experimental results prove that data-joint transmission is feasible and efficient, and it can be used to significantly improve the real-timeness of DSP image processing system.

Key words: TMS320C6201; data-joint transmission; image processing; real-time processing

1 引言

随着数字信号处理技术的发展及计算机性价比的提高,数字图像处理技术在科学研究、工农业生产、医疗卫生等部门中得到越来越多的应用。

而目标跟踪、机器人导航、自动驾驶、交通监视等应用技术也极大地促进了实时图像处理技术的发展。实时应用的要求决定了图像处理系统必须具有强大的运算处理能力^[1]。TMS320C6201 的高速处理性能及丰富的片内资源使其在实时图像处理中获得了广泛的应用。

收稿日期:2003-04-15;修订日期:2003-10-16.

基金项目:国家自然科学基金资助项目(No. 60077025)

图像显示的连续和稳定不仅要求硬件处理单元的高速性,而且要求数据传输的快速性。由于图像处理的数据量非常大,数据传输的瓶颈问题严重限制了实时图像处理技术的发展^[2]。对于高速图像处理系统而言,数据传输包括两方面的内容,即数据沿总线的传输及数据进出中央处理器的过程。造成数据传输瓶颈的原因有:高速数据传输是沿一定总线宽度的传输,而对 TMS320C6201 而言,其数据总线宽度为 32 位,决定了每个时钟周期最大的数据吞吐量;对高速 DSP 芯片,其片内的存储空间是有限的,对一幅较大的图像,必需通过外扩存储空间来存放 CPU 处理的数据,这样必然增加 CPU 读取数据的时间,同时削弱 CPU 高速运算能力。实际工作中发现,在多数情形下,数据传输所花费的时间往往超过数据处理的时间,成为实时图像处理系统中的主要瓶颈之一。本文针对上述问题提出的数据拼接传输思想,能够在现有 DSP 资源的基础上有效缓解高速数据传输中的瓶颈,使实时图像处理速度得到明显提高。该方法在所设计的“基于 DSP 的红外图像实时非均匀性校正系统”中得到了应用。

2 TMS320C6201 的结构特点

TMS320C6201 是基于 TMS320C6X 系列的高速定点数字处理芯片,是 TI 公司于 20 世纪 90 年代后期推出的最新一代 DSP 产品。TMS320C6201 主频为 200 MHz,峰值性能可以达到 2 400 MOPS。其结构由 3 个主要部分组成:CPU 内核、外设和存储器^[3]。图 1 为 TMS320C6201 结构框图。

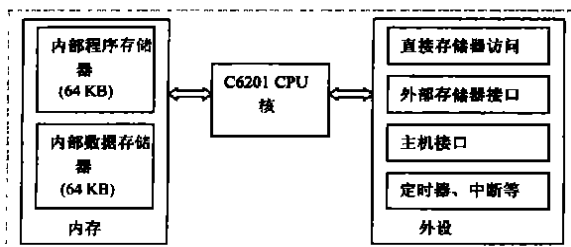


图 1 TMS320C6201 结构框图

Fig. 1 Block diagram of TMS320C6201

TMS320C6201 的结构决定其适合实时图像

处理的特点,主要特点有:

(1) CPU 核由 32 个 32 位通用寄存器及 8 个功能单元组成。数据在多处理单元之间的传输依靠 32 个 32 位通用寄存器。

(2) 修正的哈佛总线结构。TMS320C6201 具有一套 256 位程序总线,两套 32 位数据总线和一套 32 位 DMA 专用总线。灵活的总线结构明显缓解了数据瓶颈对系统性能的限制。

(3) 专用的寻址单元。地址的产生不再额外占用 CPU 的时间。

(4) 内部集成有 64 kB 的程序存储器和 64 kB 数据存储器。如果将图像数据放入内存,可以提高 CPU 读取数据和处理数据的速度。

3 数据拼接的思想

黑白图像信号的最大灰度值通常为 255,用 16 进制表示为:FF,即 8 位 2 进制数据宽度。在一幅图像中如果能够将 4 个像素的灰度值拼接成一个数据单元(32 位字长)进行传输和存储,不仅能够提高 TMS320C6201 数据总线的传输效率;同时也能充分利用片内有限的存储资源存储更多的图像数据,使核心处理单元的高速性能得到充分发挥^[4]。

3.1 DMA 实现数据拼接

通过设置 DMA 通道各个控制寄存器的各个控制域可以完成数据的拼接任务。在计算传输地址时,源地址可以通过设置全局索引寄存器进行地址调整,目的地址可以通过设置主控寄存器的控制域 ESIZE 和 DST DIR 进行地址调整。对于大幅图像数据的拼接可以利用 DMA 多帧连续传输的功能来完成。

3.2 明确 DMA 的任务

假设将一幅 128 × 128 的图像数据从 DSP 的外部存储空间搬到内部存储空间,共需 4 帧,每帧数据为 4 KB,每个数据字长为 8 位。为了提高数据的传输效率和内部存储空间的利用率,可以将数据按 32 位字长进行拼接;为了方便 CPU 快速读取数据及快速处理数据,可以将 DMA 搬到内部存储区的数据按像元序号随地址递增排列。图 2 为 DMA 传输过程中数据拼接结果。通过图中地址及存储单元数据的变化可以看到数据拼接前后对不同存储空间的利用情况。

3.3 DMA 通道寄存器的设置及说明

根据任务可以选取 DMA 的通道 0 来完成数据传输。

各控制寄存器及其控制域的说明见相关手册^[5-6]

主控寄存器的配置为:0x0601C270。控制域的说明如下:

ESIZE = 10 b,传输元素的字长为 8 bit。SRC DIR = 11 b,源地址按 INDEX 指定的全局索引寄存器进行调整。DST DIR = 01 b,目的地址按元

素大小进行调整。RSYNC = 00111 b,设置读同步事件。FS = 1,RSYNC 事件用作帧同步。TICNT = 1,传输控制器中断使能。

副控制寄存器配置为:0x80。副控制寄存器及下面寄存器配置比较简单,说明从略。

源地址寄存器:0x01400000。

目的地址寄存器:0x80000000。

传输计数寄存器:0x00041000。

DMA 全局计数重载寄存器:0x00041000。

DMA 全局索引寄存器:0xC0040004。

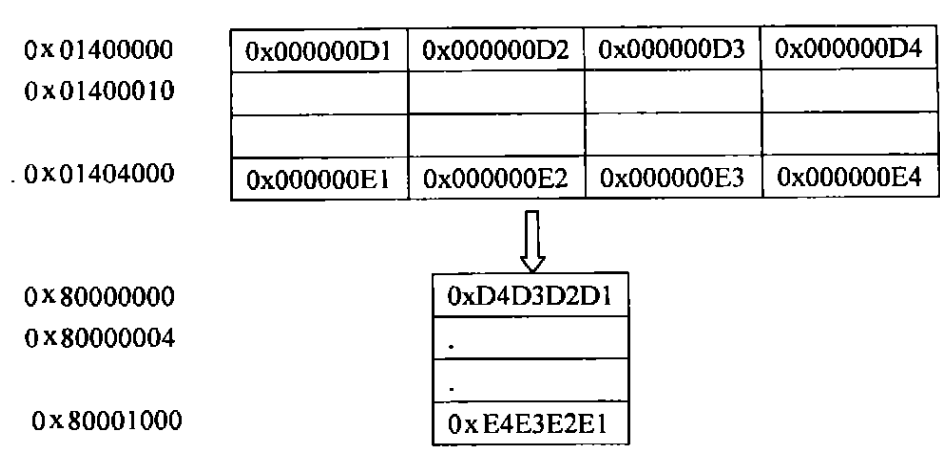


图 2 DMA 传输中的数据拼接图

Fig. 2 Data joint diagram of DMA transfer

4 实验与结果

结合“基于 DSP 的红外图像非均匀性实时校正系统”进行了图像数据拼接传输实验。该图像校正系统主要由红外焦平面阵列、A/D 转换器、复杂可编程逻辑器件、TMS320C6201DSP 芯片、PC 机构成。该实验用可见光的 CMOS 图像传感器代替了红外焦平面阵列。按照人眼的视觉要求,成像系统每秒钟至少要采集和处理 25 帧图像数据,才能避免图像实时显示时的视觉闪烁感。对于 128 ×128 的面阵图像,A/D 为 12 bit,每帧采集数据为 128 ×128 ×12 bit = 24 KB,按实时性的要求,则进行处理和显示数据的速度为 128 × 128 ×12 bit ×25 帧/s = 0.614 MB/s,这样图像才不失连续性。为了保证图像处理和显示的连续性,先将 A/D 采集的数据存放在外部双缓存区,当采集到一定的数据量后,由复杂可编程逻辑器件发出中断信号,DSP 得到中断后,立即启动

DMA 读取缓存区的数据,DMA 将自动按其控制寄存器的设置要求拼接传输数据。由于 DSP 内部也采用了双缓存机制,DSP 处理 DMA 传输的上一帧数据的同时,不影响 DMA 进行当前帧数据的传输,这样整个系统中 A/D 数据的采集、DMA 数据的传输及 CPU 数据的处理达到高度的并行性。图 3 所示的杯子是将数据拼接传输的方法应用到该系统后,成功采集到的图像。



图 3 杯子

Fig. 3 Cup

5 结 论

将数据拼接传输的方法应用到“基于 DSP 的红外图像实时非均匀性校正处理系统”中,成功地实现了图像实时采集、处理和显示,并得到如下结论:

(1) DSP 内部存储空间的利用率得到提高。TMS320C6201 内部数据存储区由原来仅能存储 1 幅图像的数据变到能够存储 4 幅图像的数据。

(2) 图像处理程序得到相应的简化。图像处

理程序的简化主要表现在两个方面:循环模块中循环次数减小;程序运行中开辟的内存缓冲区减小。

(3) 有效地消除了 DSP 总线与 PCI 总线之间数据传输的瓶颈问题,因为该系统中的图像数据是通过 PCI 总线传输到图像显示设备(如显示器)。

(4) 系统实现数据拼接传输后,图像实时显示的视觉效果明显改善。

本文提出的数据拼接传输方法对其他图像实时处理系统具有同样的参考价值。

参考文献:

- [1] 田元,叶秀清,顾伟康. 实时图像处理系统中的 DSP 优化编程[J]. 电子技术,2000,20(10):43-46.
TIAN Y, YE X Q, GU W K. DSP optimal program in real-time image processing[J]. *Electronic Technique*, 2000,20(10):43-46. (in Chinese)
- [2] 袁晓兵,张新,王沛,等. PCI 总线数据采集卡 Windows NT 驱动程序的设计[J]. 光学 精密工程,2001,9(1):89-92.
YUAN X B, ZHANG X, WANG P, *et al.* Device driver programming in windows NT for PCI data acquisition card[J]. *Optics and Precision Engineering*, 2001,9(1):89-92. (in Chinese)
- [3] 任丽香,马淑芬,李方慧. TMS320C6201 系列 DSPs 的原理与应用[M]. 北京:电子工业出版社,2000. 8-9.
REN L X, MA Sh F, LI F H. *DSPs principle and application of TMS320 C6201* [M]. Beijing: Electronic Industry Press,2000. 8-9. (in Chinese).
- [4] 田志刚,吕俊杰,陈桂林. 基于 FIFO 存储器的高速显微图像处理系统[J]. 光学 精密工程,1999,7(1):46-50.
TIAN ZH G, LU J J, CHEN G L. High-speed microscopic image processing system based on FIFO[J]. *Optics and Precision Engineering*, 1999,7(1):46-50. (in Chinese)
- [5] TMS320C6201/ C6701 Peripherals user's guide[Z]. Texas Instruments Incorporated,1999. 45-48.
- [6] TMS320C62xx CPU and instruction set reference guide[Z]. Texas Instruments Incorporated,1999. 711-713.

作者简介:代少升(1974 -),男,河南潢川人,博士生,主要研究方向为基于 DSP 的图像处理技术。E-mail:daishsh1@sina.com