

文章编号 1004-924X(2023)08-1136-14

## 应用于反射式编码器的光电集成芯片设计

杨 雪, 梁 煜, 张 为\*, 王 熙, 郝东宁  
(天津大学 微电子学院, 天津 300072)

**摘要:**为满足反射式光电编码器的应用需求,设计一款集成光电二极管阵列、跨阻放大器、全差分放大器以及偏置电路的光电芯片。首先,根据反射式编码器的成像原理设计光电二极管阵列。然后,设计可调增益跨阻放大器、全差分驱动放大器级联作为增量信号处理链路,降低读出信号的噪声同时提高带负载能力。接着,集成具有宽电源电压输入范围以及较好的电源纹波抑制能力的偏置电路。基于 0.35  $\mu\text{m}$  光电 CMOS 工艺进行流片,通过搭建测试环境,光电集成芯片可以在 3.5~6 V 宽电源电压范围内正常工作,且在电机转速 6 000 r/min 内输出的增量信号正交性良好。角度测量结果表明,正反转情况下角度测量误差最大值分别为 4.752" 和 5.04"。在 5 V 供电电压下电路的直流功耗为 66.5 mW,整体芯片面积为 5.91 mm $\times$ 2.81 mm。能够满足光电芯片高度集成化、较好的信号正交性、宽电源电压输入范围、高电源纹波抑制能力等要求,适用于反射式光电编码器。

**关键词:**光电芯片;反射式编码器;增量信号;偏置电路;可调增益放大器

**中图分类号:** TN491 **文献标识码:** A **doi:** 10.37188/OPE.20233108.1136

## Design of an optoelectronic integrated chip for reflective encoder application

YANG Xue, LIANG Yu, ZHANG Wei\*, WANG Xi, HAO Dongning

(School of Microelectronics, Tianjin University, Tianjin 300072, China)

\* Corresponding author, E-mail: tjuzhangwei@tju.edu.cn

**Abstract:** This study designed an optoelectronic chip, integrating a photodiode array, transimpedance amplifier, fully differential amplifier, and bias circuit, to meet the application requirements of reflective photoelectric encoders. First, the photodiode array was designed according to the imaging principle of the reflective encoder. The adjustable gain transimpedance amplifier and the fully differential driver amplifier were then cascaded. Regarding the signal processing circuit, it could increase load capacity in addition to reducing the noise of the readout signal. Subsequently, the design integrated the bias circuit to provide a wide power supply voltage input range and effective power supply ripple rejection. The whole chip was fabricated based on a 0.35- $\mu\text{m}$  photoelectric CMOS process. By building a test environment, the photoelectric chip can work normally in the wide power supply voltage range of 3.5-6 V, and the incremental signal output within 6000 r/min has good orthogonality. The results of angle measurement showed that the maximum error of angle measurement is 4.752" and 5.04" under forward and reverse rotations, respectively. Using a 5 V supply voltage, the DC power consumption of the circuit is 66.5 mW. The overall chip area

收稿日期:2022-07-05;修订日期:2022-10-17.

基金项目:国家基础加强重点项目资助(No. 2019JCJQZD24603)

is 5.91 mm×2.81 mm. In general, the proposed optoelectronic chip can meet the requirements of high integration of photoelectric chips, good signal orthogonality, wide power supply voltage input range, and high power supply ripple suppression ability. Therefore, it is suitable for reflective photoelectric encoders.

**Key words:** optoelectronic chip; reflective encoder; incremental signal; bias circuit; adjustable gain amplifier

## 1 引言

光电编码器是一种集光学元件、机械结构、电子电路等技术于一体的精密光学仪器,广泛应用于各种工业系统中以测量角度位置信息<sup>[1-4]</sup>。根据光线传播方式不同,可以将光电编码器划分为透射式光电编码器与反射式光电编码器。透射式编码器的研究较为成熟,但是其对码盘的光刻工艺精度要求较高、不易于小型化,难以满足特定场景的应用。反射式编码器基于光学衍射原理,环境适应力强、稳定性高,易于实现紧凑型光电编码器,但反射式编码器对码盘与光电二极管阵列位置关系的要求较高,这也是限制其发展的一个重要原因<sup>[5-8]</sup>。近年来,长春光机所王显军、万秋华、陈赟等研究团队从光栅、信号处理系统、误差校正等方面研究了反射式光电编码器,并将其应用到特定领域<sup>[9-12]</sup>。

相比传统的分立模块,光电集成电路(Optoelectronic Integrated Circuit, OEIC)具有体积小、性能高、稳定性强等优点,满足了编码器高度集成化的发展需求<sup>[13-14]</sup>。鉴于其优异的性能,采用光电集成电路的编码器往往能实现高可靠性与高性价比<sup>[15]</sup>,逐渐成为业界研究的主流方向。Carr等人使用微系统技术将分离组件集成到化合物半导体芯片上,从根本上减少了编码器面积和组装成本<sup>[16]</sup>。Seybold等人提出了一种利用光电集成电路的新型小型编码器设计方法,克服了普通光学编码器分辨率的限制<sup>[17]</sup>。Chen等人提出了一种消除背景噪声和共模噪声的电流型差分传感器前端,并将其应用到透射式光电芯片中以实现直流抵消和高响应带宽<sup>[18-19]</sup>。吉林大学常玉春课题组设计了一款包含绝对码和增量码的透射式光电芯片,实现了良好的信号输出与较高的分辨率<sup>[20-22]</sup>。而反射式编码器OEIC对光电二极管尺寸以及码盘成像比例要求较高,研究较

少。此外,传统的OEIC往往不适用于反射式编码器且没有考虑电机应用环境下电源的纹波特性、信号输出质量与输出级对负载的驱动能力。因此设计一款应用于反射式光电编码器,具有良好的宽带输出信号、宽电源电压输入范围、电源纹波抑制特性、驱动能力强的光电集成电路是十分重要的。

本文设计了一款应用于反射式编码器的光电集成电路,该芯片包含光源、光电二极管阵列、偏置电路、增量信号处理链路等。从反射式光电编码器的实际应用背景出发,根据反射式光电编码器对于光电二极管阵列尺寸以及偏置电路、信号处理链路的要求进行电路设计,实现了具有宽电源电压输入范围、电源纹波抑制能力、可调增益、负载驱动能力、宽带输出信号正交性良好的光电集成电路。

## 2 光电集成电路整体结构

该光电集成电路应用于反射式编码器,主要作用是将接收到的光栅式莫尔条纹信号转换成电压信号,最终在码盘单个刻线周期内产生4路相差90°的正弦信号输出。封装在芯片中心位置的光源发射光,经过旋转的码盘反射在芯片的光电二极管阵列上形成周期性变换的光栅式莫尔条纹。如图1所示,异形光电二极管阵列将光强变化转换为周期性变化的正弦电流信号,同时提高正弦波质量。经过可调增益跨阻放大器(Transimpedance Amplifier, TIA)将微弱的电流信号放大成电压信号。继而全差分放大器(Fully Differential Amplifier, FDA)将两组相位差为180°的信号输出到芯片外,一方面可以滤除偶次谐波信号,实现良好的正弦信号输出,另一方面提供较强的驱动能力。低压差线性稳压器(Low-

Dropout Regulator, LDO) 为整个芯片提供偏置电压和电流, 使用单电源即可满足整个芯片的供电需求, 获得宽输入电源电压范围, 并且提高了对电源纹波噪声的抑制能力。

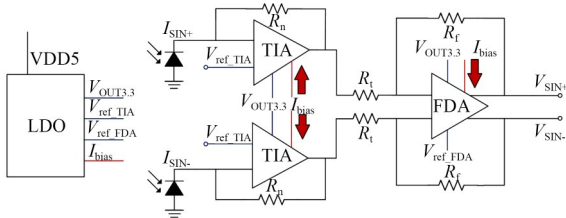


图1 光电集成芯片整体结构  
Fig. 1 OEIC overall structure

光电二极管的输出特性可以表示为:

$$I_{\text{SIN}+} = I_0 + I_1 \sin(2\pi ft + 0^\circ), \quad (1)$$

$$I_{\text{SIN}-} = I_0 + I_1 \sin(2\pi ft + 180^\circ), \quad (2)$$

其中:  $I_0$  为暗电流,  $I_1$  为光电二极管输出电流信号幅值。经过信号处理链路放大后的输出为:

$$V_{\text{OUT}+} = V_{\text{ref,FDA}} + R_n I_1 \sin(2\pi ft) * \left( \frac{R_f}{R_t} \right), \quad (3)$$

$$V_{\text{OUT}-} = V_{\text{ref,FDA}} - R_n I_1 \sin(2\pi ft) * \left( \frac{R_f}{R_t} \right), \quad (4)$$

其中:  $V_{\text{ref,FDA}}$  为FDA输出共模电压, 该电压由偏置电路提供;  $R_n, R_f, R_t$  为电流信号放大链路中的反馈电阻。

### 3 光电集成芯片的分析与设计

#### 3.1 光电二极管阵列设计

与传统的基于莫尔条纹原理的编码器相比, 本文设计的反射式光电集成芯片应用示意如图2所示, 通过将狭缝和探测器相结合<sup>[23]</sup>, 减少光的多次衍射, 从而有效地提高正弦波质量。

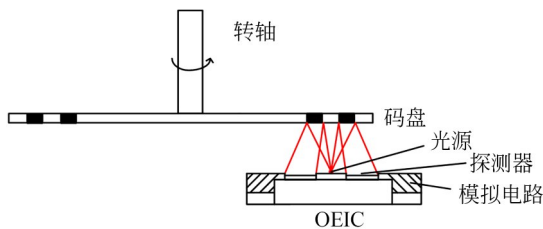


图2 反射式编码器OEIC应用示意图  
Fig. 2 Application diagram of reflective encoder OEIC

传统的透射式编码器由于光源与探测器分布于码盘两侧且存在透镜, 探测器尺寸只需与码盘刻线尺寸保持一致。对于反射式编码器而言, 理想情况下光信号经过码盘反射在探测器上呈2倍放大像。实际情况如图3所示, 封装在OEIC上的光源具有实际高度, 与OEIC处于不同平面。

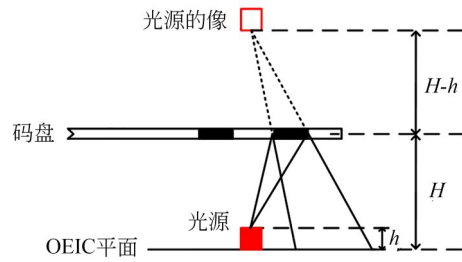


图3 反射式编码器几何关系  
Fig. 3 Reflective encoder geometric relationship

为了获得正交性较好的输出信号, 必须保证码盘周期与探测器周期严格对应, 为此需要考虑光源高度的影响。当光源高度为  $h$  时, 光电二极管阵列的尺寸关系为:

$$T = \frac{k(2H - h)}{H - h}, \quad (5)$$

其中:  $T$  为光电二极管尺寸,  $k$  为码盘刻线尺寸,  $h$  为光源发光点的高度,  $H$  为OEIC到码盘的距离。至此, 探测器的周期与长度可通过码盘刻线尺寸、光源发光点的高度、OEIC到码盘的距离确定。

光电集成芯片将码盘的位移转换成周期性的电信号, 从而获得电机转动的相对位置信息。采用交错光电二极管阵列输出相位相差  $90^\circ$  的正弦电流信号  $I_{\text{SIN}+}, I_{\text{COS}+}, I_{\text{SIN}-}, I_{\text{COS}-}$ , 每个单独的光电二极管分别对应光栅式莫尔条纹的  $1/4$  周期, 并通过周期性排列的方式覆盖多个莫尔条纹, 最后将所有同相光电二极管合并进行输出。为了保证输出信号具有较好的正弦性从而减小误差, 光电二极管采用具有滤除高次谐波能力的特殊形状<sup>[24]</sup>。这种形状覆盖一个光栅式莫尔条纹周期, 该特定的边界函数对辐射到光电二极管表面的光信号进行积分, 可以有效地抑制谐波噪声, 从而提高输出信号质量。考虑到两条码道成像周期不同和设计规则的限制, 为了保证单个光电二

极管的受光量,分别采用图 4 所示的光电池形状。

### 3.2 偏置电路设计

为了实现光电集成芯片的本地电压调节,减

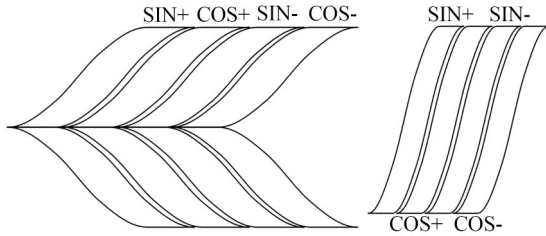


图 4 光电二极管形状示意图

Fig. 4 Photodiode shape schematic diagram

少嘈杂电机环境下电源波动造成的影响,获得宽电源电压输入范围,因此在芯片中集成偏置电路。如图 5 所示,本文所设计的偏置电路由启动电路(Start up)、带隙基准(Bandgap, BG)、误差放大器(Error Amplifier, EA)、反馈网络、调整管  $M_p$  构成。其中  $V_{in}$  为电源电压输入,  $V_{BG.ref}$  为带隙基准输出,  $V_{OUT3.3}$  为提供给其他电路的电源供电电压;  $I_{bias}$  为提供给 TIA 和 FDA 的偏置电流;  $V_{ref}$  为提供给 TIA 与 FDA 的参考电压。由于参考电压处于信号放大链路中,尤其是 TIA 的参考电压噪声将直接影响信噪比,因此需要在参考电压输出端加入低通滤波器滤除高频噪声,从而获得低噪声电压输出。

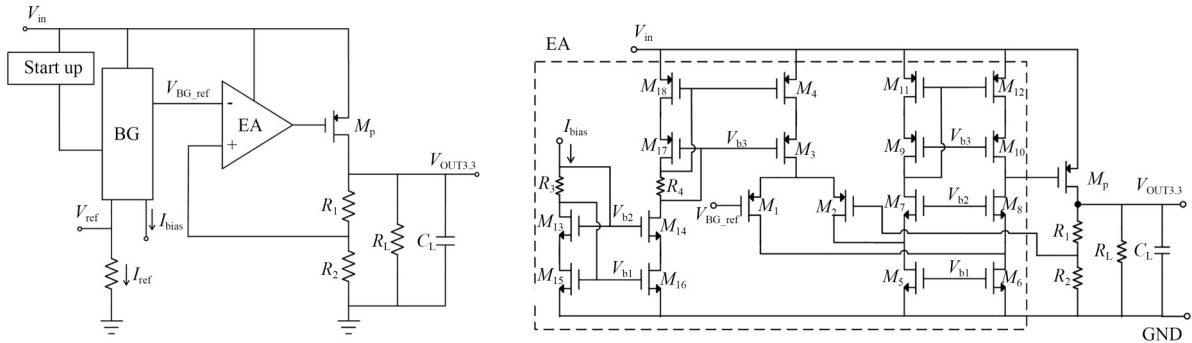


图 5 偏置电路结构示意图

Fig. 5 Bias circuit structure diagram

EA、调整管、反馈电阻  $R_1$  和  $R_2$  是 LDO 的核心电路。功率调整管采用大尺寸 PMOS 晶体管进行设计;电阻  $R_1$  和  $R_2$  以负反馈的形式接入到电路中,将输出电压的取样值通过误差放大器与带隙基准输出参考电压进行比较,驱动调整管的栅极电压发生变化,以提供负载所需要的电流。LDO 的输入输出电压关系为:

$$V_{OUT3.3} = V_{BG.ref} \left( 1 + \frac{R_1}{R_2} \right). \quad (6)$$

当负载变小或由于其他原因导致输出电压变大时,电阻反馈网络采集到的电压增加,此差值经过 EA 放大传递到功率管的栅极电压增加,从而对调整管的输出电流能力进行调节,使 LDO 输出电压回落,以达到输出稳定,反之类似。LDO 环路的增益大小直接决定了取样电压和基准电压的接近程度,若要提高输出精度,必须提高环路增益。为了获得较高的环路增益,如

图 5 所示设计折叠式共源共栅结构误差放大器,与共源级调整管  $M_p$  级联可视为一个两级放大器,其低频小信号增益为:

$$A_v = g_{m1} \left[ (r_{o6} \parallel r_{o1}) g_{m8} r_{o8} \parallel r_{o12} g_{m10} r_{o10} \right] g_{mp} R_{out}, \quad (7)$$

其中  $R_{out}$  为输出电阻,该电阻由 LDO 的负载决定。电路两个极点分别位于 EA 输出端、负载输出端。与两级放大器不同,本设计将输出负载电容设置为微法拉量级,一方面可以使主极点位于输出端,另一方面可以滤除噪声减小毛刺。

为了实现宽电源电压输入范围,采用最大漏源电压为 5.5 V 的 MOS 管进行电路设计。并设计较大尺寸的调整管  $M_p$ ,使其带负载时源极与栅极之间电压较小。当负载电流不变时,在一定的电源电压范围内,调整管  $M_p$  工作在饱和区,将电源电压的变化反映为漏源电压的变化,仿真结果表明该 LDO 在 3.5~6 V 的电源电压范围内能正常工作。

对于光电集成芯片偏置电路设计而言,LDO为其它电路模块提供足够的静态电流并留有足够的裕量是至关重要的。为了保证LDO的稳定性,需要在负载电流范围内合理设计调整管的尺寸与负载电容大小。不同负载条件下频率响应仿真结果如图6所示,在空载至60 mA的负载范围内环路的低频增益均能保持在68 dB以上,且相位裕度大于60°具有很好的稳定性,能够满足光电集成芯片的静态电流需求。

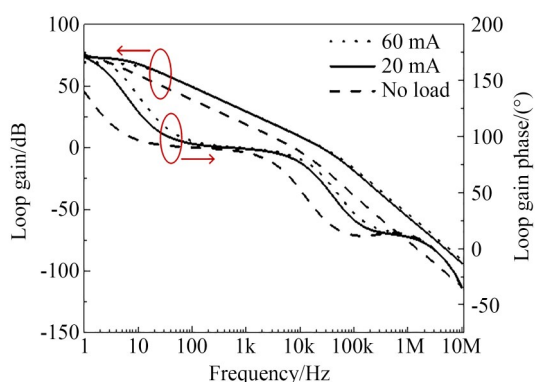


图6 LDO在不同负载下的频率响应

Fig. 6 Frequency response of LDO under different loads

鉴于光电集成芯片的应用场合,电机不稳等环境因素会造成较大的电源电压波动,为此需要考虑LDO的电源纹波抑制特性。LDO输出电压的电源抑制特性仿真曲线如图7所示,其中

$V_{OUT3.3}$ ,  $V_{ref\_TIA}$ ,  $V_{ref\_FDA}$  的低频电源抑制 (Power Supply Rejection, PSR) 分别为  $-47.3517$  dB,  $-51.1818$  dB,  $-53.557$  dB, 高频电源噪声可以通过外接电容进行滤除,综合来看该LDO具有较好的电源纹波抑制能力。

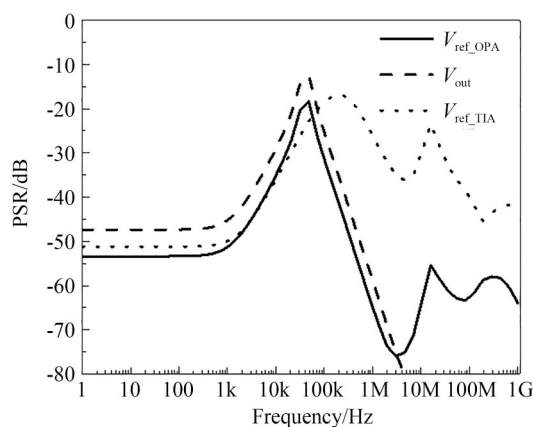


图7 LDO不同输出电压的电源抑制特性

Fig. 7 PSR for different output voltages of LDO

### 3.3 可调增益跨阻放大器设计

考虑到芯片工作在不同光源照射条件下,入射光功率发生变化导致光电二极管阵列输出电流的变化,设计可调增益跨阻放大器。其电路结构如图8所示,由两级运算放大器、可调电阻阵列、3-8译码器、可调电容阵列及2-4译码器构成。

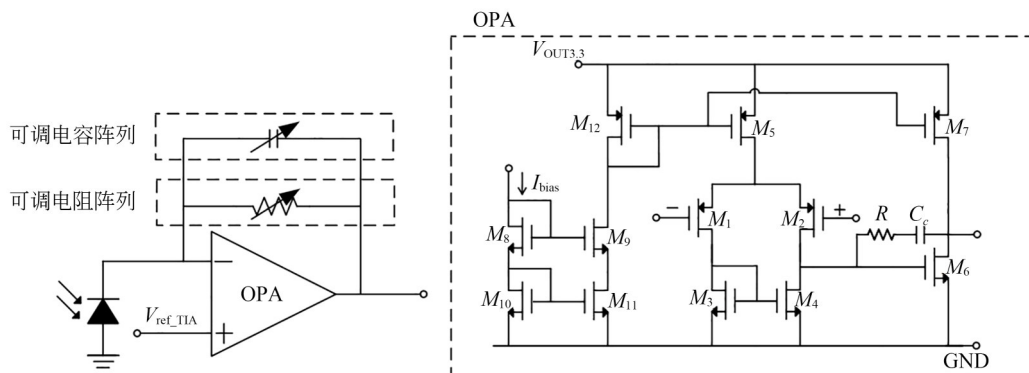


图8 TIA电路结构图

Fig. 8 TIA circuit diagram

其中可调电阻阵列实现方式如图9所示,它包含3-8译码器与传输门控制的反馈电阻阵列。3-8译码器用来将3位输入控制位转换为8位电

阻控制位,以节约焊盘数量,继而通过传输门对反馈电阻进行选择控制,使跨阻增益在0.5~2.5 MΩ之间调整,从而可以满足不同应用场景下信

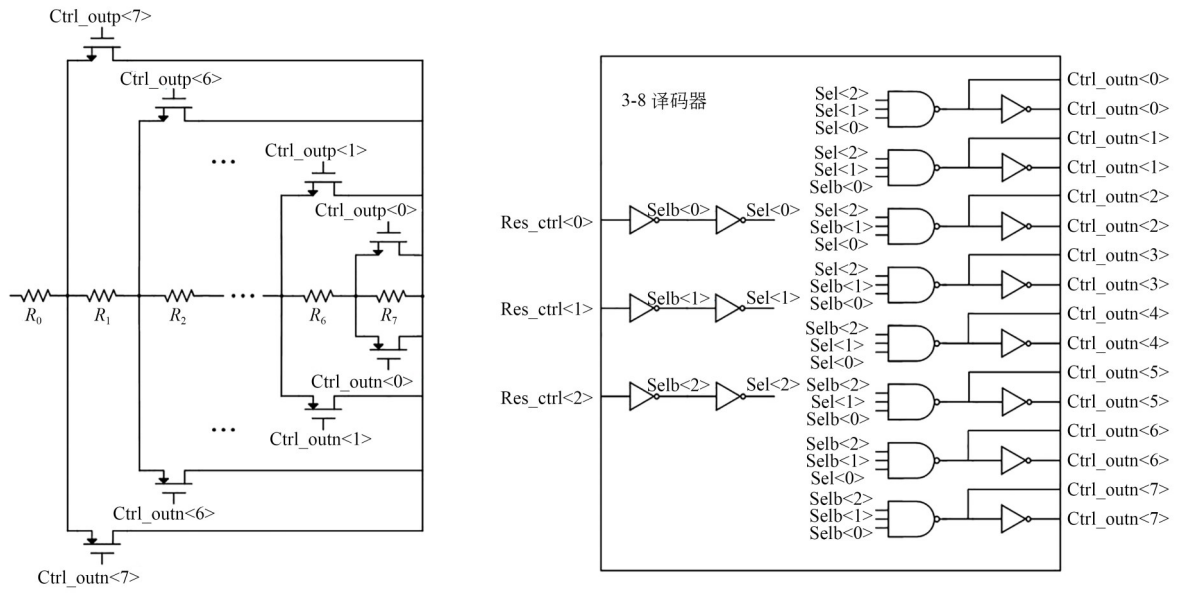


图 9 可变电阻阵列实现示意图  
 Fig. 9 Schematic diagram of variable resistor array

号幅值输出要求。

鉴于光电二极管输出电流信号的直流电平影响,经过 TIA 放大后输出的电压信号在高跨阻增益档位下可能会出现饱和现象,因此设计两级密勒跨导运算放大器,以获得较高的开环增益与较大输出摆幅。此外,为了满足不同跨阻增益的宽带平坦性,在电路中加入可调电容阵列,以便在不同跨阻增益下调整频率响应,获得宽带平坦的增益特性,其实现原理与可调电阻阵列一致,

不再重复赘述。8 个跨阻增益下的交流仿真曲线如图 10 所示。随着跨阻增益增加,TIA 的带宽相应的减小,典型的,当跨阻增益为 1 MΩ 时,3 dB 带宽为 2.296 61 MHz。

### 3.4 全差分放大器设计

为了抑制偶次谐波,基于 R. Hogervorst 设计的单端输出全轨至轨放大器<sup>[25]</sup>,面向反射式光电集成芯片应用,本文设计的 FDA 电路结构如图 11 所示。其中  $V_{TIA\text{SIN}+}$ ,  $V_{TIA\text{SIN}-}$  为 TIA 输出的

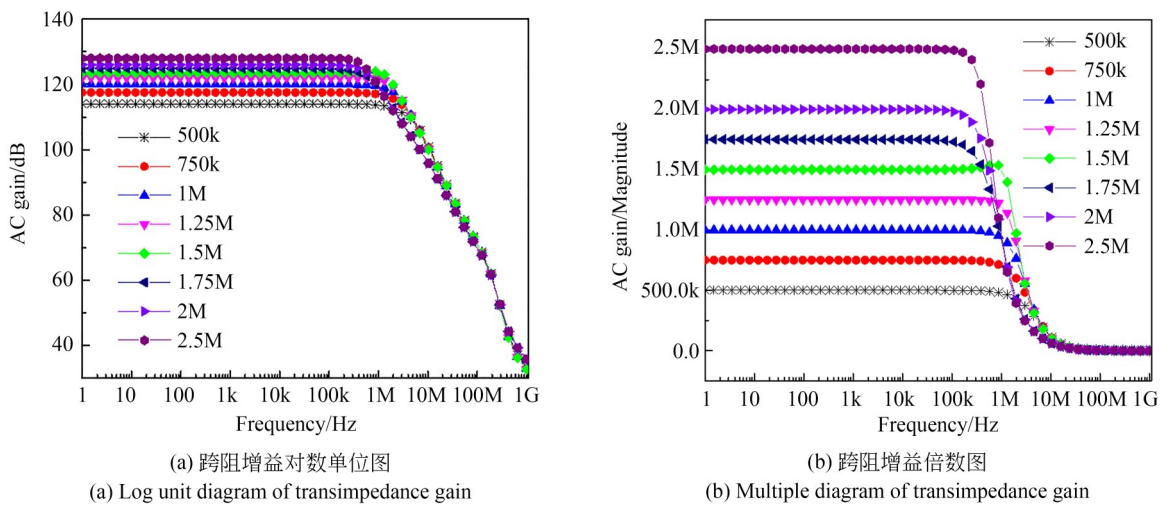


图 10 不同档位跨阻增益仿真结果

Fig. 10 Simulation results of transimpedance gain at different gears

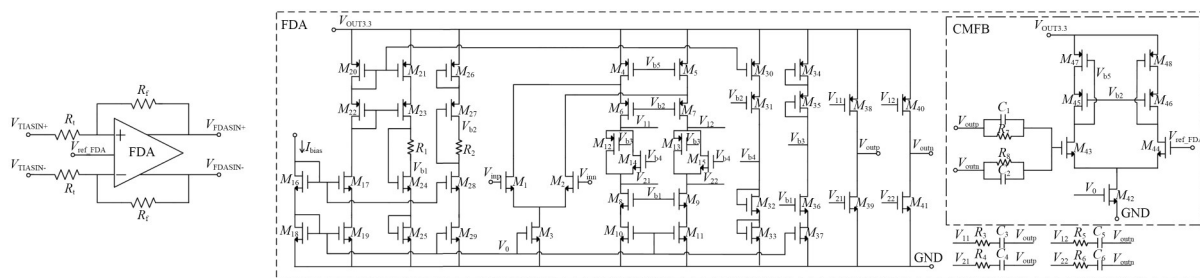


图 11 FDA 电路图

Fig. 11 FDA circuit diagram

相位差为  $180^\circ$  的信号。 $V_{\text{ref\_FDA}}$  为 LDO 输出给 FDA 的共模电压,该电压在偏置电路输出端同样做了滤波处理,以便减小噪声。FDA 作为光电集成芯片的输出级,为了保证该光电集成芯片具有轨至轨输出电压和较强的驱动能力,本设计将输出级偏置在 AB 类,使其能够为负载提供较大的输出电流。

该 FDA 由两级构成,第一级采用折叠式共源共栅结构,第二级采用 AB 类放大器以提升负载驱动能力,利用四组跨导线性环设置输出级的静态电流。传统的轨至轨输入级由 NMOS 差分对与 PMOS 差分对并联构成,当共模信号处于中间位置时,两个输入级都工作,总跨导为输入端 NMOS 与 PMOS 跨导之和。当共模信号升高或降低时,PMOS 或 NMOS 关闭,跨导减小一半,从而增益带宽积(Gain Bandwidth Product, GBW)也发生变化,造成失真。虽然有些电路采用跨导均衡技术可以做到在整个共模输入电压范围内保持跨导恒定,但是电路复杂且输入器件往往需要工作在弱反型区,降低放大器的 GBW。考虑到光电集成芯片应用条件,FDA 的前一级为 TIA,受其光电流与暗电流影响其输出信号始终位于  $V_{\text{ref\_TIA}}$  以上,高于输入 NMOS 管阈值电压,所以输入级采用 NMOS 差分对管。与轨至轨输入级相比,该种结构有效地避免了输入信号在中间电位时跨导倍增的现象。与单端输出的运放相比,FDA 需要一个额外的共模反馈(Common Mode Feedback, CMFB)放大器稳定共模输出电压。

图 12 给出了 FDA 在 20 pF 电容负载条件下仿真的频率响应曲线,低频增益为 100 dB,GBW 为 45 MHz,相位裕度  $80^\circ$ ,具有较好的稳定性。

此外,光电集成芯片在实际工作时驱动的后

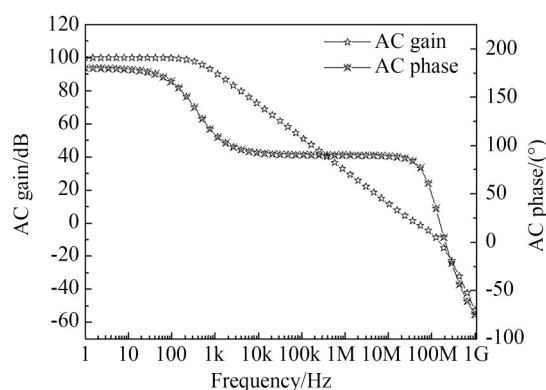


图 12 FDA 频率响应曲线

Fig. 12 FDA frequency response curve

级负载需要根据实际应用进行调整,因此本文设计的 FDA 采用 AB 类放大器提高驱动能力。图 13 给出了该 FDA 在负载电容 20 pF 时,不同负载电阻下的交流仿真曲线。当负载电阻为  $50 \Omega$  时,相位裕度为  $105.7^\circ$ ;当负载电阻为 20 k $\Omega$  时,相位裕度为  $80.7^\circ$ ;仿真结果表明,在各个负载电阻下放大器都非常稳定。

## 4 测试结果

### 4.1 测试与制造

本文设计的芯片采用 0.35  $\mu\text{m}$  光电 CMOS 工艺进行流片,其 PIN 光电二极管与 CMOS 工艺非常兼容,保证了光电二极管与 CMOS 电路的良好性能。为了测试信号链路的工作情况,将各个模块级联做成单独的测试芯片,如图 14(a)所示。芯片版图输入端分别放置两个被金属覆盖的暗光电二极管,以模拟没有光照情况下光电二极管的寄生电容。

光电集成芯片如图 14(b)所示,它集成了两

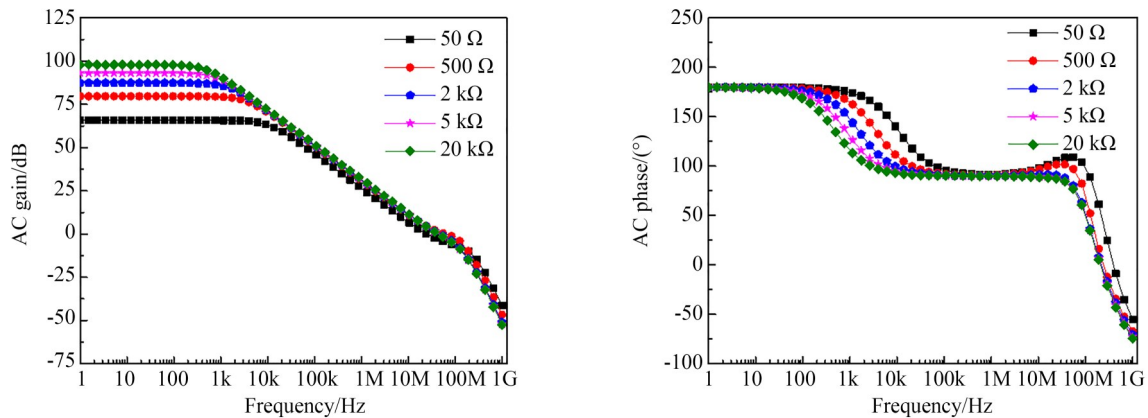
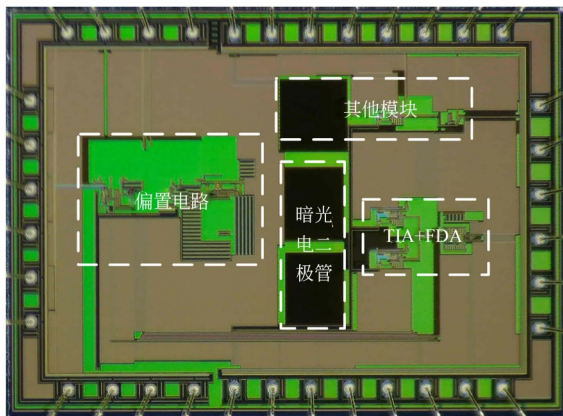
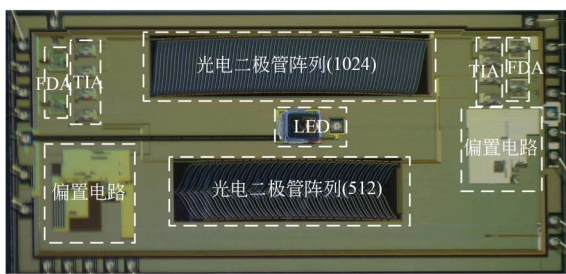


图 13 不同负载电阻情况下的交流仿真曲线

Fig. 13 AC simulation curve under different load resistance



(a) 级联链路  
(a) Cascade circuit



(b) 光电集成芯片  
(b) Optoelectronic integrated circuit

图 14 芯片显微镜照片

Fig. 14 Chip micrograph

条码道光电二极管阵列、跨阻放大器、全差分放大器、电源偏置模块,整体面积为  $5.91 \times 2.81 \text{ mm}^2$ 。在光电集成芯片信号处理链路版图设计时采用对称布局,以保证正弦信号输出的一致性。两条条码码盘每圈分别为 1024 刻线、512 刻

线,用于提供不同的分辨率。考虑到两条码道刻线周期不一致与设计规则的影响,为使两条码道的输出电流差异在合理的范围内,将两条码道的光电二极管数量分别设计为 74 个和 30 个,其中每条码道两侧各包含 2 个冗余光电二极管。

#### 4.2 增量链路测试结果

由于 FDA 的增益带宽积较高,且在该光电集成芯片应用中闭环增益较低,不影响整体级联链路的带宽。因此,限制链路带宽的主要为 TIA,其在不同档位下的增益、带宽如图 10 所示,不再重复分析。

一般来说,工业上应用较多的 2 级电机的转速为 3 000 r/min,相应的光电集成芯片输出信号频率为 50 kHz,而高速电机转速约为 6 000~10 000 r/min,相应的光电集成芯片输出信号频率约为 100~167 kHz。为了验证该级联链路在不同电机转速下的工作情况,在输入信号电流峰值 650 nA、跨阻增益 1 MΩ 时,分别测试 50 kHz, 120 kHz, 200 kHz, 300 kHz 频率下的增量链路输出信号,从图 15 可以发现峰峰值都保持在 0.64 V 左右,证明了该链路的带宽完全满足高速电机需要。

#### 4.3 光电集成芯片测试结果

##### 4.3.1 宽电源电压输入范围测试

为了验证光电集成芯片的宽电源电压输入范围,通过改变输入电源电压,测试正常工作状态下输出的 3.3 V 电压变化情况,即信号处理链路的 3.3 V 供电电压。仿真与测试结果对比如图 16 所示,可以看出电源电压输入在 3.5~6 V 的范

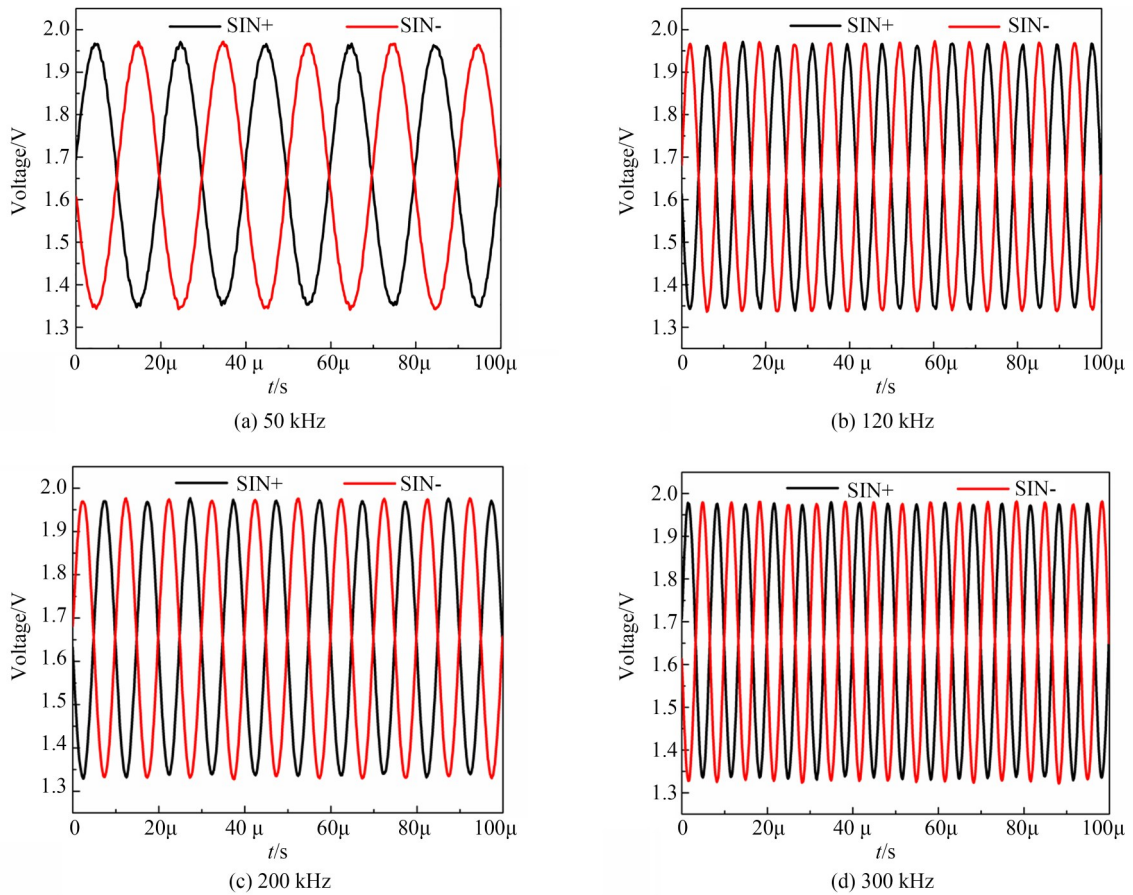


图 15 不同频率下级联链路测试结果

Fig. 15 Cascaded link test results at different frequencies

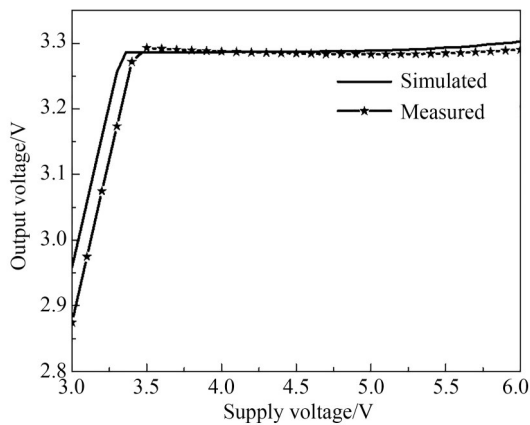


图 16 输出电压测试结果

Fig. 16 Output voltage test results

围内,输出 3.3 V 电压始终保持平稳,光电集成芯片工作正常。

#### 4.3.2 输出信号测试

为了测试本文所设计的光电集成芯片的工

作情况,搭建如图 17 所示的测试系统,其主要由码盘、电机、OEIC 芯片、封装在 OEIC 芯片中的光源、示波器、电源构成。其中信号输出的大小可根据电机实际工作情况,通过调节光电二极管的发光功率与信号链路放大倍数而改变。

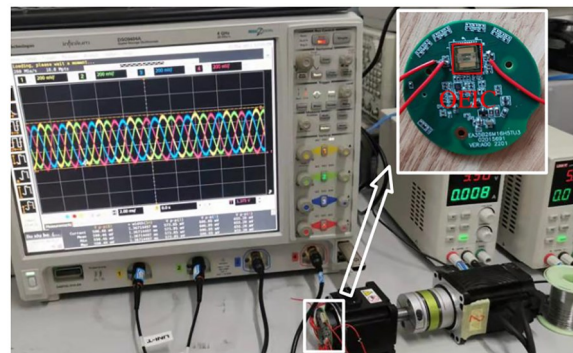


图 17 光电集成芯片测试系统

Fig. 17 OEIC test system

图 18 给出了两条码道在不同的电机转速下的测试结果,其跨阻增益为 1 M $\Omega$ ,对于 512 刻线码道而言,电机转速 600 r/min, 3 000 r/min, 6 000 r/min 分别对应 5.12 kHz, 25.6 kHz, 51.2 kHz;对于 1024 刻线码道,则分别对应 10.24 kHz, 51.2 kHz, 102.4 kHz。受到光电二极管阵列较大寄生电容的影响,同一条码道在不同的转速下输出信号有细微的差异,但总体来说差异影响较小。在相同的光功率、跨阻增益以及转速的条件下,512 刻线码道光电二极管阵列的有效面积较大,因此输出信号较大。经过增量信号链路处理后两条码道输出信号平均值在 1.65 V,峰峰值分别约为 1 V 和 0.5 V。

#### 4.3.3 输出信号正交性验证

当输出正弦信号出现偏差时,可以通过利萨茹圆图较为直观的反应出来,图 19(a)(b)分别绘制了两条码道电机转速 6 000 r/min 时的利萨茹圆图。利萨茹圆图横纵坐标分别对应于光电集成芯片相位相差 90°的正余弦信号输出,由于 1024 刻线码道的输出信号幅值较小,因此其利萨茹圆图的直径较小。测试结果表明光电集成芯片两条增量码道输出信号正交性良好。将两条码道的正弦输出信号转换为方波信号后验证其正交性偏差情况,其中 512 刻线码道单周期内正

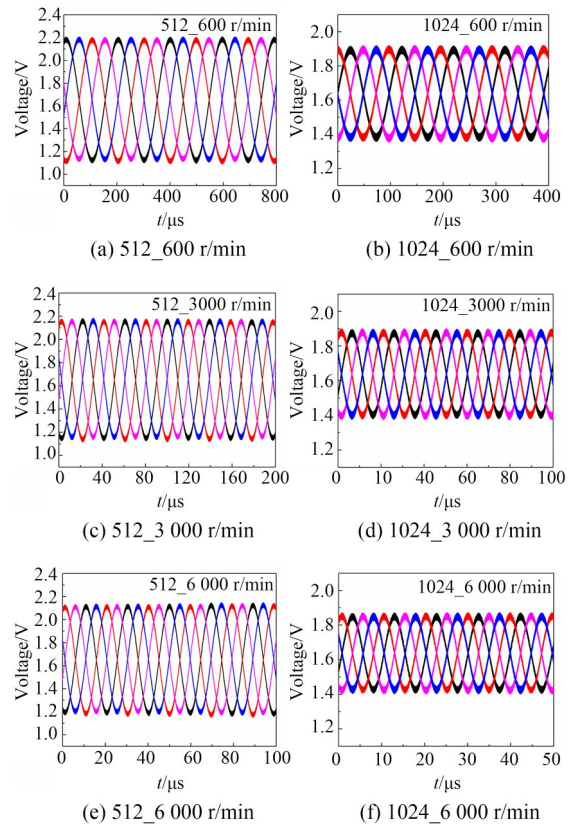


图 18 不同电机转速的 OEIC 测试结果

Fig. 18 OEIC test results for different motor speeds

交性偏差为 0.462 4%,1024 刻线码道单周期内正交性偏差为 1.8%。为了进一步量化输出信号

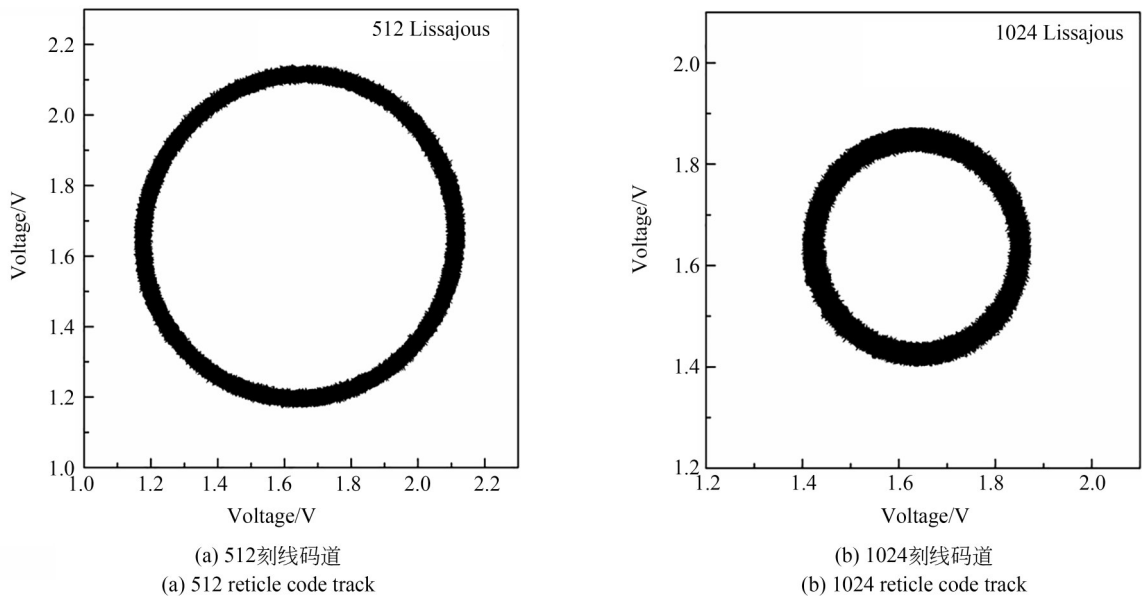


图 19 利萨茹圆图测试结果

Fig. 19 Lissajous chart test results

的正交性,采用皮尔逊相关系数(Pearson Correlation Coefficient, PCCs)<sup>[26]</sup>分别对 512 刻线码道、1024 刻线码道输出信号进行相关性验证。PCCs 的相关系数位于 $[-1, 1]$ 范围内,当两向量不相关即正交时,相关系数为 0;当两向量负相关时,相关系数位在 $[-1, 0)$ 范围内;当两向量正相关时,相关系数位在 $(0, 1]$ 范围内。在 6 000 r/min 的电机转速下,两条码道皮尔逊相关系数计算结果分别如表 1~表 2 所示,通过计算结果发现,任意相位相差 $90^\circ$ 的两路信号相关系数绝对值均小于 0.020 2,与 0 非常接近,几乎不相关。同样的,任意相位相差 $180^\circ$ 的两路信号相关系数绝对值均大于 0.997,近乎线性相关。因此可以证明任意相位相差 $90^\circ$ 的输出信号正交性良好。

表 1 512 刻线码道输出信号威尔逊系数

Tab. 1 PCCs of the output signal of 512 reticle code track

512 码道信号	sin+	cos+	sin-	cos-
sin+	1	0.020 2	-0.999 5	-0.014 3
cos+		1	-0.018 7	-0.999 5
sin-			1	0.012 9
cos-				1

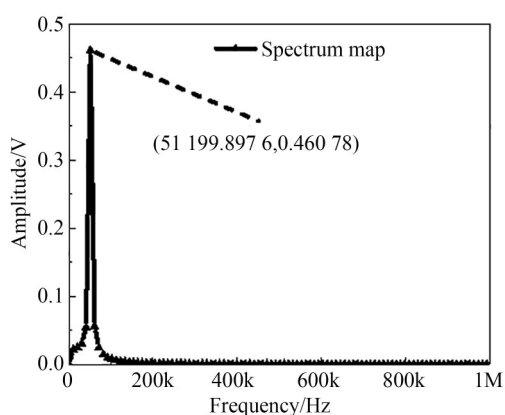
表 2 1024 刻线码道输出信号威尔逊系数

Tab. 2 PCCs of the output signal of 1024 reticle code track

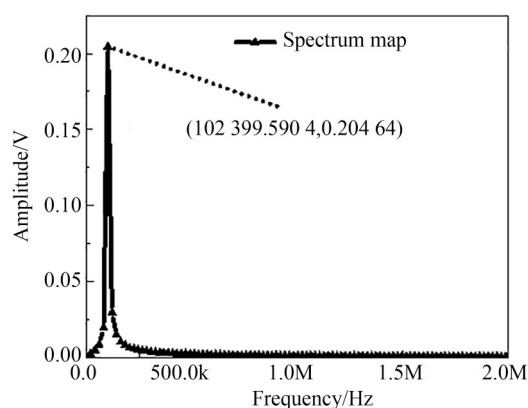
1024 码道信号	sin+	cos+	sin-	cos-
sin+	1	-0.005 6	-0.997 0	-0.011 3
cos+		1	0.014 5	-0.997 9
sin-			1	-0.019 9
cos-				1

#### 4.3.4 谐波噪声分析

为了探究谐波噪声的影响,本文在 6 000 r/min 的电机转速下,分别对两条码道输出信号进行傅里叶变换分析,其频谱如图 20(a)(b)所示,两条码道基波频率分别为 51.199 897 6 kHz, 102.399 590 4 kHz,该频率与上述理论频率 51.2 kHz, 102.4 kHz 非常近似。对于 512 刻线码道而言,信号频率输出幅度为 0.460 78 V,其最大的谐波分量输出幅度为 0.055 695 2 V;同理,对于 1024 刻线码道而言,信号频率输出幅度为 0.204 64 V,其最大的谐波分量输出幅度为 0.029 298 531 6 V,两条码道谐波分量均远小于信号频率下的信号强度。因此,本文所设计光电集成芯片谐波噪声对信号输出的影响较小,完全满足莫尔条纹位移测量要求。



(a) 512 刻线码道  
(a) 512 reticle code track



(b) 1024 刻线码道  
(b) 1024 reticle code track

图 20 频谱图

Fig. 20 Spectrum map

#### 4.3.5 精度测试

本文采用 16 位模数转换器(Analog to Digi-

tal Converter, ADC)实现莫尔条纹输出信号的细分,并搭建检测系统对转角误差进行分析,其

细分误差即反映细分精度情况。因此,在6 000 r/min的电机转速下,以 $10^\circ$ 为一个步长单位,在 $0^\circ\sim 360^\circ$ 内分别对正反方向旋转误差情况进行测试,转角测量误差结果如图21所示。测试结果表明,在正向旋转时,角度测量误差最大值为 $4.752''$ ,单个测量周期内误差峰峰值为 $9.252''$ ;在反向旋转时,角度测量误差最大值为 $5.04''$ ,单个测量周期内误差峰峰值为 $9.828''$ ,正反转同一位置最大误差为 $1.08''$ 。对于应用于反射式编码器的光电集成芯片设计而言,在没有外加算法补偿的情况下,最终实现的角度测量误差较小。

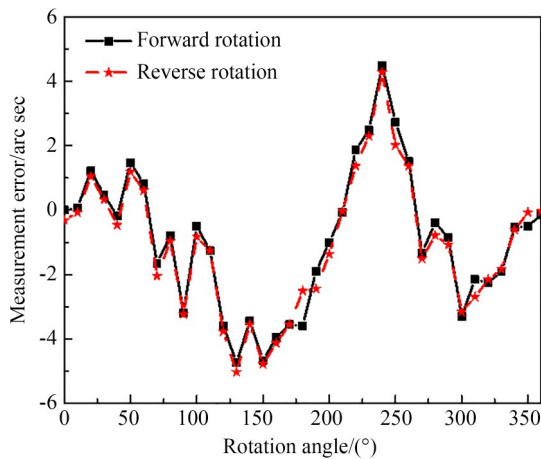


图21 转角测量误差

Fig. 21 Angle measurement error

## 5 结 论

本文设计了一款应用于反射式光电编码器的光电集成芯片,芯片集成光电二极管阵列、可调增益跨阻放大器、全差分放大器、偏置电路,并将发光二极管封装在芯片表面。着重考虑了反射式编码器的应用场景对光电二极管阵列的要求、信号链路带宽与输出级带负载能力。由于光电集成芯片往往应用于嘈杂的电机环境中,测量电机旋转角度、转速等相对位置信息,电源极易产生纹波,因此设计了具有宽电源电压输入范围、电源纹波抑制等特性的偏置电路。基于此,利用 $0.35\ \mu\text{m}$ 光电CMOS工艺完成光电集成芯片的设计与制造,测试结果表明在 $3.5\sim 6\ \text{V}$ 的宽电源电压范围、电机转速6 000 r/min内,该光电芯片能够输出正交性良好的正弦曲线,满足反射式光电编码器信号要求。得益于输出信号良好的正交性与较低的谐波噪声,转角测量误差较小,正反转情况下角度测量误差最大值分别为 $4.752''$ , $5.04''$ 。本研究作为光电编码器前端集成电路的设计,对透射式编码器OEIC设计也有参考意义,具有较高的实用价值。在后续研究中,还可以集成ADC,设计更高集成度的OEIC。此外,后续还将进行反射式光电集成芯片参考零位的研究工作,以满足有绝对参考点要求的增量式光电编码器应用。

## 参考文献:

- [1] MANCINI D, CASCONI E, SCHIPANI P. Galileo high-resolution encoder system [J]. *Telescope Control Systems II*, 1997, 3112: 328-334.
- [2] TRESANCHEZ M, PALLEJA T, TEIXIDO M, et al. Using the image acquisition capabilities of the optical mouse sensor to build an absolute rotary encoder [J]. *Sensors and Actuators A: Physical*, 2010, 157(1): 161-167.
- [3] BOŠNAK M, KLANČAR G. Fast and reliable alternative to encoder-based measurements of multiple 2-DOF rotary-linear transformable objects using a network of image sensors with application to table football [J]. *Sensors (Basel, Switzerland)*, 2020, 20(12): 3552.
- [4] MILJKOVIC G S, DENIC D B. Redundant and flexible pseudorandom optical rotary encoder [J]. *Elektronika Ir Elektrotehnika*, 2020, 26 (6) : 10-16.
- [5] KAO C F, LU S H. Reflective-type optical encoder based on fractional talbot self-image effect using phase grating [C]. *Proc SPIE 7544, Sixth International Symposium on Precision Engineering Measurements and Instrumentation*, 2010, 7544: 156-161.
- [6] NAKAMURA Y, TAKEDA H, SHIJO D, et al. Reflective optical encoder, motor, and reflective optical encoder manufacturing method: US20210270641[P]. 2021-09-02.
- [7] WANG H J, CHAN T E. Optical reflective component and optical encoder using same: US20210063207[P]. 2021-03-04.

- [8] YE G Y, LIU H ZH, BAN Y W, *et al.* Development of a reflective optical encoder with submicron accuracy [J]. *Optics Communications*, 2018, 411: 126-132.
- [9] 王显军. 基于 SOC 单片机的高集成度光电编码器电路设计[J]. *光学精密工程*, 2011, 19(5): 1082-1087.  
WANG X J. Circuit design for high integrated photoelectric encoder base on SOC singlechip[J]. *Opt. Precision Eng.*, 2011, 19(5): 1082-1087. (in Chinese)
- [10] 王显军. 反射式光电编码器[J]. *光学精密工程*, 2013, 21(12): 3066-3071.  
WANG X J. Reflection photoelectric encoder[J]. *Opt. Precision Eng.*, 2013, 21(12): 3066-3071. (in Chinese)
- [11] 孙莹, 万秋华, 王树洁, 等. 航天级光电编码器的信号处理系统设计[J]. *光学精密工程*, 2010, 18(5): 1182-1188.  
SUN Y, WAN Q H, WANG S J, *et al.* Design of signal process system for spaceborne photoelectric encoder[J]. *Opt. Precision Eng.*, 2010, 18(5): 1182-1188. (in Chinese)
- [12] 韩庆阳, 陈赞, 张红胜, 等. 航天级反射式光电编码器信号处理系统设计[J]. *红外与激光工程*, 2019, 48(S1): 141-146.  
HAN Q Y, CHEN Y, ZHANG H S, *et al.* Design of signal processing system for spaceborne reflection photoelectric encoder[J]. *Infrared and Laser Engineering*, 2019, 48(S1): 141-146. (in Chinese)
- [13] 王宁, 赵柏秦, 王帅, 等. PIN 探测器和跨阻放大器的光电单片集成[J]. *红外与激光工程*, 2021, 50(9): 307-312.  
WANG N, ZHAO B Q, WANG S, *et al.* Photoelectric monolithic integration of PIN detector and transimpedance amplifier [J]. *Infrared and Laser Engineering*, 2021, 50(9): 307-312. (in Chinese)
- [14] 谭朝文. 光电子集成电路进展[J]. *半导体光电*, 2000, 21(S1): 14-18.  
TAN C W. Recent advances in optoelectronic integrated circuits[J]. *Semiconductor Optoelectronics*, 2000, 21(S1): 14-18. (in Chinese)
- [15] LEONARD M. Push-pull optical detector integrated circuit [J]. *IEEE Journal of Solid-State Circuits*, 1980, 15(6): 1087-1089.
- [16] CARR J, DESMULLIEZ M Y P, WESTON N, *et al.* Miniaturised optical encoder for ultra precision metrology systems [J]. *Precision Engineering*, 2009, 33(3): 263-267.
- [17] SEYBOLD J, BÜLAU A, FRITZ K P, *et al.* Miniaturized optical encoder with micro structured encoder disc [J]. *Applied Sciences*, 2019, 9(3): 452.
- [18] CHEN Y S, HSU T H, CHEN G C, *et al.* A monolithic optical encoder using CMOS image sensor with background light cancellation [C]. 2020 *IEEE International Symposium on Circuits and Systems (ISCAS)*. October 12-14, 2020, Seville, Spain. IEEE, 2020: 1-4.
- [19] CHEN Y S, HSU T H, CHEN C W, *et al.* A Current-Mode Differential Sensing CMOS Imager for Optical Linear Encoder[C]. 2019 *International Symposium on VLSI Design, Automation and Test (VLSI-DAT)*. April 22-25, 2019, Hsinchu, Taiwan, China. IEEE, 2019: 1-2.
- [20] MU Y S, DING N, MA Y, *et al.* An optoelectronic chip with excellent orthogonality for encoder application [C]. 2020 *IEEE 15th International Conference on Solid-State & Integrated Circuit Technology (ICSICT)*. November 3-6, 2020, Kunming, China. IEEE, 2020: 1-3.
- [21] JIANG J, DAI J, YANG S, *et al.* A 22-bit image encoder with optoelectronic integrated chip[J]. *Optics Communications*, 2022, 512: 128022.
- [22] MU Y S, JIANG J Q, DING N, *et al.* A 7.4 kHz, 20-bit image encoder with a CMOS linear image sensor[J]. *Optical and Quantum Electronics*, 2019, 51(10): 321.
- [23] ARGUEL P, VALENTIN J, FOURMENT S, *et al.* A monolithic optical phase-shift detector on silicon[J]. *IEEE Sensors Journal*, 2005, 5(6): 1305-1309.
- [24] LEE C H, HUANG H J, CHANG J P, *et al.* Incremental optical encoder based on a sinusoidal transmissive pattern[J]. *IEEE Photonics Journal*, 2021, 14(1): 1-6.
- [25] HOGERVORST R, TERO J P, ESCHAUZIER R G H, *et al.* A compact power-efficient 3 V CMOS rail-to-rail input/output operational amplifier for VLSI cell libraries[J]. *IEEE Journal of Solid-State Circuits*, 1994, 29(12): 1505-1513.

- [26] 吴瑞林, 王建中, 袁克海. 多分格相关与皮尔逊相关的蒙特卡罗仿真[J]. 北京航空航天大学学报, 2009, 35(12): 1507-1510, 1515.  
WU R L, WANG J ZH, YUAN K H. Monte Car-

lo simulation of polychoric correlation and Pearson correlation coefficient[J]. *Journal of Beijing University of Aeronautics and Astronautics*, 2009, 35(12): 1507-1510, 1515. (in Chinese)

#### 作者简介:



杨雪(1999—),女,天津人,硕士研究生,2016年于河海大学获得学士学位,主要从事光电编码器芯片、模拟射频集成电路的研究。E-mail: xxue\_0320@163.com



梁焜(1975—),男,江苏徐州人,副教授,硕士生导师,1997年于天津大学获得学士学位,2006年于天津大学获得硕士学位,2012年于天津大学获得博士学位,主要从事模拟射频集成电路、数字信号处理VLSI等方面的研究。E-mail: liangyu@tju.edu.cn

#### 通讯作者:



张为(1975—),男,陕西西安人,教授,博士生导师,1997年于天津大学获得学士学位,2000年于天津大学获得硕士学位,2002年于天津大学获得博士学位,主要从事编码器芯片、模拟射频集成电路、数字信号处理VLSI等方面的研究。E-mail: tjuzhangwei@tju.edu.cn