

文章编号 1004-924X(2024)14-2256-16

复杂背景下的电路板表面焊接缺陷视觉检测

朱黎颖, 王 森*, 沈爱萍, 李选岗
(昆明理工大学 机电工程学院, 云南 昆明 650500)

摘要:为了解决现阶段的印刷电路板(Printed Circuit Board, PCB)缺陷检测方法没有同时关注缺陷的细节信息以及全局信息,跨像素卷积或池化的降采样操作更是造成了PCB表面缺陷全局信息与细节信息的丢失。虽然部分方法使用注意力进行层内信息的关注,但是对普通卷积提取特征后造成的权重偏差问题缺乏关注的问题。本文提出了PCB表面缺陷检测网络(PCB defect detection Network, PCBNet),该方法通过设计膨胀挤压卷积(Dilation and extrusion Convolution, DeConv)提取PCB表面缺陷全局信息与细节信息,使用空间向通道集中卷积(Spatial to Passage Directed Focused Convolution, SPD-Conv)进行降采样以减少信息丢失,设计细微特征增强模块(Subtle Feature Enhancement Module, SFEM)调节PCB表面缺陷特征的层内关系以及减少权重偏差的同时增强算法对细微特征的感知能力。在现场采集的PCB表面焊接缺陷数据集以及PCB Defect-Augmented数据集上与多种先进方法进行的对比的实验结果表明,PCBNet不仅在PCB表面焊接缺陷数据集上能够以每秒83帧的速度进行准确识别,还在PCB Defect-Augmented数据集上取得了COCO数据集评价指标mAP_{0.5}的最佳精度。表明本文的方法拥有可部署在嵌入式设备上运行的潜力。

关键词:PCB缺陷检测;膨胀挤压卷积;空间向通道集中卷积;细微特征增强;目标检测

中图分类号:TP394.1;TH691.9 **文献标识码:**A **doi:**10.37188/OPE.20243214.2256

Visual inspection of soldering defects on board surfaces against complex backgrounds

ZHU Liying, WANG Sen*, SHEN Aiping, LI Xuangang

(Faculty of Mechanical and Electrical Engineering, Kunming University of Science and Technology,
Kunming 650500, China)

* Corresponding author, E-mail: wangsen0401@126.com

Abstract: To resolve the current stage of printed circuit board (PCB) defect detection, it is necessary to consider both the detail and global information of the defects simultaneously. The downsampling operation of cross-pixel convolution or pooling results in the loss of both global and detailed information on the surface defects of printed circuit boards (PCBs). Although some of the methods above employ attention mechanisms for intra-layer information, the issue of insufficient attention to the weight bias problem resulting from conventional convolution after feature extraction persists. The PCB defect detection Network (PCBNet) proposed in this paper employed the inflated Dilation and extrusion convolution (DeConv) to extract both global and detailed information about PCB surface defects. Downsampling was performed using Spatial Passage Directed Focused Convolution (SPD-Conv) to minimize the loss of information. The

收稿日期:2024-03-13;修订日期:2024-05-27.

基金项目:国家自然科学基金资助项目(No. 52065035);云南省科技厅基础研究专项项目(No. 202301AT070468)

Subtle Feature Enhancement Module (SFEM) had been designed to adjust the intra-layer relationship of PCB surface defect features and reduce the weight bias while enhancing the algorithm's ability to perceive the subtle features. The experimental results obtained by comparing the PCB surface soldering defects dataset and the PCB Defect-Augmented dataset, which were collected in the field using multiple state-of-the-art methods, demonstrate that PCBNet is not only capable of accurately identifying PCB surface soldering defects at a rate of 83 frames per second on the PCB surface soldering defects dataset but also achieves the following results on the PCB Defect-Augmented dataset: the highest accuracy of $mAP_{0.5}$, which is the evaluation metric of the COCO dataset. This indicates that our method has the potential to be implemented on embedded devices.

Key words: PCB defect detection; dilation and extrusion convolution; SPD-Conv; subtle feature enhancement; object detection

1 引言

印刷电路板(Printed Circuit Board, PCB)在电子、通讯、计算机、安防、医药、工业控制、航空航天等领域被广泛应用^[1],电子产品向着集成化、微型化的发展需求对电路板的质量提出了更高的要求。但是,PCB在制造过程中受到焊接设备、焊接人员技术、焊料质量以及待焊接件引脚质量等等因素的影响,会出现如焊接尖峰(air-guile)、焊盘粘连(interconnect pad)、焊接不对称(dissymmetry)、焊接漏洞(holes)这四类常见的焊接缺陷,由此引发的电路短路和发热等危险会给PCB制造企业带来巨大的经济损失^[2]和人员伤亡。因此,对PCB进行缺陷检测有着重要意义。与此同时,PCB表面缺陷种类繁多。虽然本文只进行了四种常见PCB表面缺陷的检测,但是在实际的焊接过程中,PCB表面会不同概率地出现16种表面焊接缺陷。相较于太阳能器件或者金属表面缺陷检测^[3],算法在PCB表面缺陷检测任务中需要面临复杂的背景。PCB表面通常安装了很多复杂的元器件,且元器件之间距离相近,容易使得缺陷隐藏其中不易找寻。另外,PCB表面的焊点通常反光明显,这给算法的缺陷特征捕获以及识别能力提出了更高的要求。

近年来,深度学习在工业缺陷检测领域大展拳脚,特别有基于全监督的方法如,融合注意力的方式实现了金属锅圆柱表面缺陷检测^[4],改进的YOLOv5^[5]通过多尺度特征融合,实现了太阳能电池的表面缺陷的检测。轻量化的Swin Transformer^[6]实现了TFT-LCD显示屏的缺陷分

类。TDD-Net^[7]通过多尺度特征和金字塔结构来设计Neck,使用K-Maens聚类出新的锚框实现PCB表面小目标的检测。为了解决深度学习受限于数据的问题,自监督的策略^[8]虽然不能取得较为理想的检测精度,但是也被运用于缺陷检测中。

除此之外,许多相关的目标检测方法开始被广泛运用于PCB表面缺陷检测中。如使用基于二分类的卷积神经网络(Convolutional Neural Network, CNN)对PCB缺陷进行多标签分配时^[9],识别的准确性还有待提升。在不过分考虑算法的推理速度时,依靠对图像进行分块处理的新颖级联CNN^[10]可以实现SMT焊点的准确检测。扩展特征金字塔模型^[11]使用Focal Loss和数据增强提高了PCB表面缺陷的识别率的同时,造成了大量的额外内存占用。机器学习和人类判断被结合在一起进行集成电路缺陷检测^[12]时,需要人工的先验信息作为精细化判断的依据。此外,还有如R-CNN^[13],SPP-Net^[14]以及Faster-RCNN^[15]等的两阶段目标检测方法也投入到缺陷检测任务当中。但是两阶段的目标检测算法在推理速度上远逊色于一阶段的目标检测算法。具有代表性的一阶段目标检测算法如SSD^[16],YOLO系列网络、CenterNet^[17]、MobileNet^[18]和ResNet^[19]等。其中YOLO系列算法在PCB表面缺陷检测领域运用广泛,如在YOLOV5的基础上改进CIoU和特征金字塔^[20],轻量化YOLOX后结合位置注意力机制^[21],在YOLOV3中增加主干特征层^[22],YOLOV4-Tiny^[23],结合Transformer的YOLOV5^[24]等。然而,上述PCB表面

变卷积核覆盖范围会造成卷积核不连续,因此膨胀卷积的感受野与真实的感受野存在差距,使其对PCB表面缺陷图像进行处理时会丢失大量局部细节信息。此外,膨胀卷积带来的额外计算量对网络的推理速度将会造成负面影响。在进行

PCB 表面缺陷检测时,细节信息对于缺陷的回归以及分类又起着至关重要的作用。逐点卷积作为卷积核最小的卷积,虽然可以将特征图中的细节信息尽数提取,但逐点卷积却带来了网络感受野严重不足的问题。本文结合膨胀卷积和逐点卷积的优势,构建了图 2 中可提取 PCB 缺陷全局与细节信息的膨胀挤压卷积(DeConv)。

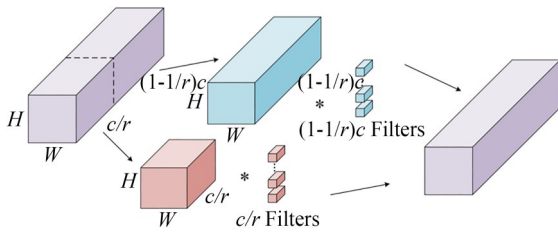


图 2 膨胀挤压卷积

Fig. 2 Dilation and extrusion convolution

DeConv 首先根据通道划分系数 $r(r \in N^+)$ 对一组通道数为 c 的输入特征图进行通道划分,得到通道分别为 c/r 和 $(1-1/r)c$ 的两个子特征。接着,使用膨胀卷积对通道为 c/r 的特征 X_1 进行全局特征提取,对通道为 $(1-1/r)c$ 的特征 X_2 则依靠逐点卷积进行细节特征提取。对这两个子特征在通道维度进行拼接后,使用卷积核大小为 1×1 的卷积层对拼接后的特征图进行通道数调整以及特征整合。作为一个即插即用的卷积块,DeConv 可以通过公式(1)将 PCB 表面的全局信息以及细节信息进行有效地提取与整合:

$$X_1, X_2 = \text{split}\left[X_{in}, \left(\frac{c}{r}, \left(1 - \frac{1}{r}\right)c\right)\right], \quad (1)$$

$F = \text{Conv}(\text{Concat}(\text{DConv}(X_1), \text{PWConv}(X_2)))$ 其中: c 代表输入特征的通道数, r 是通道划分系数(PCBNet 中,给定通道划分系数为 4,代表有 1/4 的通道上使用膨胀卷积,3/4 的通道上使用逐点卷积)。输入特征为 X_{in} , X_1 和 X_2 是 X_{in} 进行通道划分后得到的两个子特征。 $\text{DConv}()$ 代表膨胀卷积(膨胀卷积的卷积核大小为 3×3), $\text{PWConv}()$ 表示逐点卷积, $\text{Concat}()$ 代表将特征在通道上进行拼接, $\text{Conv}()$ 代表卷积, F 表征了最终的输出特征。

受到文献[26]的启发,T 形的感受野相较于均匀提取特征的普通卷积将会更加关注特征图

的中心位置。对 PCB 表面缺陷特征进行提取时,图 3 中拥有 T 形感受野的 DeConv 能够增强特征图中央的信息感知能力,从而有助于提升网络对 PCB 表面缺陷的识别性能。

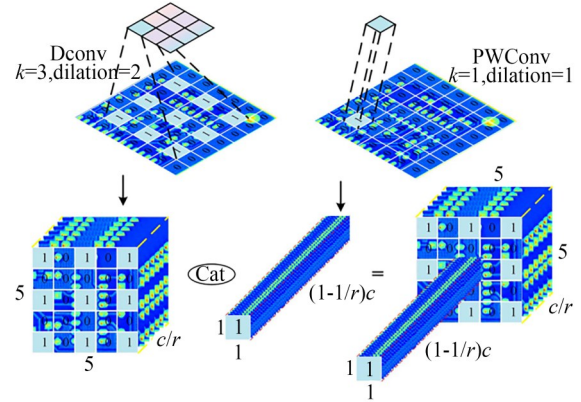


图 3 膨胀挤压卷积感受野

Fig. 3 DeConv receptive field

本文将拥有 T 形感受野的 DeConv 嵌入到 YOLOX 主干的残差块中得到了如图 4 所示的新残差块 DeCSPlayer,并且将 DeCSPlayer 部署在 YOLOX 的主干中用于捕获 PCB 表面缺陷特征的全局信息以及细节信息。为了在使用空洞卷积时规避 gridding effect 难题,在部署 DeConv 时根据文献[27]的空洞率组合建议,选择空洞率配置情况如表 1 所示。其中 Number 给出了每个模块的布置顺序, Dilation 代表 DeConv 中膨胀卷积的空洞率, s 给出了 SPD-Conv 的降采样倍数。

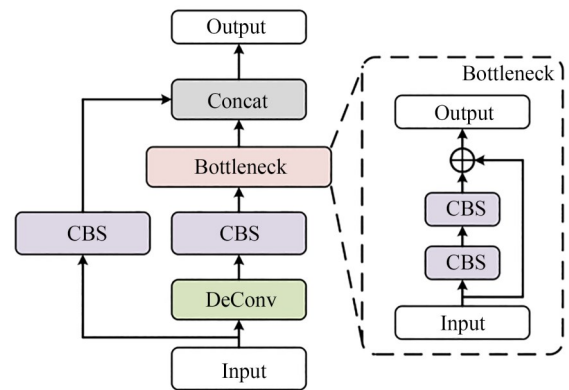


图 4 DeCSPlayer 结构图

Fig. 4 Architecture of DeCSPlayer

表 1 主干中空洞率配置表

Tab. 1 Dilatation rate configuration table in the backbone

Number	Dilation	Layer	s	Output size
0	—	Focus	—	$320 \times 320 \times 32$
1	—	SPD-Conv	—	$160 \times 160 \times 64$
2	1	DeCSPlayer	—	$160 \times 160 \times 64$
3	—	SPD-Conv	2	$80 \times 80 \times 128$
4	2	DeCSPlayer	—	$80 \times 80 \times 128$
5	—	SPD-Conv	2	$40 \times 40 \times 256$
6	3	DeCSPlayer	—	$40 \times 40 \times 256$
7	—	SPD-Conv	2	$20 \times 20 \times 512$
8	—	SPP	—	$20 \times 20 \times 512$
9	5	DeCSPlayer	—	$20 \times 20 \times 512$

2.2 空间向通道集中卷积

工业相机在 PCB 制作现场采集时,获取的图像可能会由于电磁干扰、光线变化、抖动等原因出现噪点、模糊等情况,这给 PCB 表面的视觉缺陷检测带来了一定的挑战。目前大部分 PCB 检测网络中的最大池化和跨行卷积等降采样操作更是严重忽略了图像中很多的细节特征信息。虽然最大池化对特征图中的纹理信息感知能力较强,但是大量关于缺陷表达的细粒度信息以及位置信息却严重丧失,而这些信息对于 PCB 表面的精细化缺陷检测来说又是必不可少的。跨行卷积虽然能够过滤大量的冗余信息,但在提取小目标以及难区分目标的特征时不仅不能规避同样的问题,同时还伴有特征学习不良的情况。以 YOLOX 的主干为例,使用 3×3 的跨行卷积进行降采样造成了细粒度特征的丢失,这使得网络在对 PCB 表面缺陷进行检测时会造成网络精度下降。为了使网络在提取 PCB 表面的小目标缺陷特征时拥有更强的特征提取与区分能力,本文在 YOLOX 主干框架的基础上将跨行卷积替换为图 5 中的 SPD-Conv 进行网络层间的降采样,以避免因细粒度特征丢失而影响网络检测性能。

SPD-Conv 由两个部分组成,分别是用于降采样的空间到深度层 (SPD) 以及一个用于特征整合的非跨行卷积。SPD 实现了在保证特征信息不丢失的条件下对特征图进行降采样,非跨行卷积用于进行通道调整以及特征整合。在图 5 中,PCB 表面缺陷特征图被分割为 $S \times S \times C$ 个方块 (S 和 C 分别代表特征图的尺寸和通道数)。以

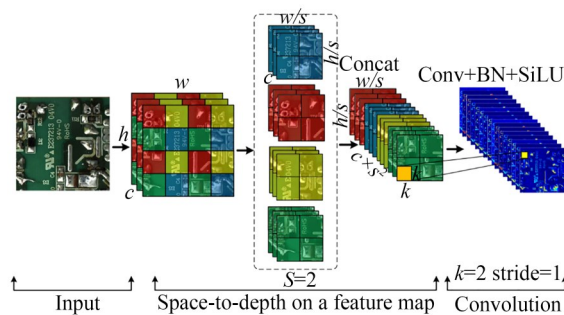


图 5 空间向通道集中卷积

Fig. 5 SPD-Conv

间隔为 1 为例,在尺寸为 $S \times S$ 的第一个通道上沿高度 (H) 方向和宽度 (W) 方向进行间隔取值,得到维度为 $S/2 \times S/2 \times C$ 的四个子特征,四个子特征进行通道拼接后可以得到 $S/2 \times S/2 \times 4C$ 的特征。最终,使用卷积核大小为 3×3 。步长为 1 的卷积完成特征整合以及通道调整。在完成对 PCB 表面缺陷特征图进行降采样的同时,模型保留了更多的特征信息,使得网络对模糊图像中的表面缺陷识别拥有更高的准确性。此外,对于较为细小的 PCB 表面缺陷,SPD-Conv 同样能够起到很好的效果。

2.3 细微特征增强模块

特征金字塔作为特征融合的常用方法,发挥着 PCB 缺陷特征层间信息可有效融合的关键作用。此外,其分而治之的思想极大地减小了对尺度多变的缺陷进行检测的难度。但是,目前的大多数特征融合手段着重考虑特征层之间的关系表征,但忽略了特征层内部的关系。这导致 PCB 缺陷检测任务中缺陷与背景的上下文信息捕获不全、缺陷的细微特征信息与位置信息学习不充分的问题。对特征层内关系的利用能够使算法学习更加充分得到 PCB 表面缺陷抽象化特征。虽然也有像注意力机制的这类方法注重层内表征的学习,但是没有考虑普通卷积提取特征会造成特征图中间权重大于周围权重的问题。受到 CFPNet^[28] 的启发,本文设计了一种 SFEM 模块,用于捕获 PCB 表面缺陷特征层内的表征关系。SFEM 模块如图 6 所示。

SFEM 模块主要包括 MLP 模块和池化编码模块 (PE) 两个部分。其中,MLP 模块用于捕获全局长程依赖关系,这些全局信息主要被压缩到特征层的通道维度上。PE 模块在提取 PCB 表面

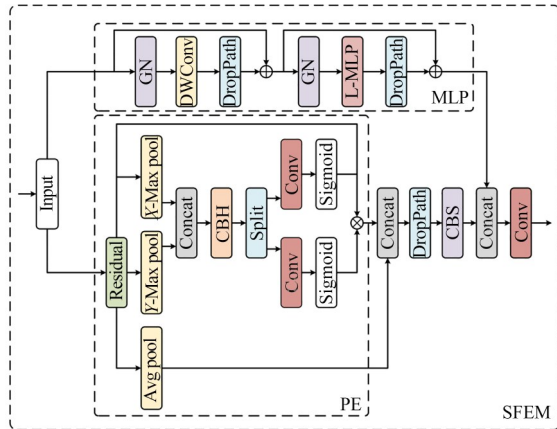


图 6 细微特征增强模块

Fig. 6 Subtle feature enhancement module

缺陷特征图中的突出信息以及背景信息的同时,可以将缺陷的位置信息进行嵌入。SFEM 模块有效地学习了 PCB 表面缺陷特征的层内信息,这些信息丰富地包含了 PCB 表面缺陷的空间信息以及通道信息。在此之后,这些信息将会被融合到特征金字塔中,进而增强算法对 PCB 表面缺陷的细微特征感知能力。整个 SFEM 模块可用公式(2)表征:

$$Q = \text{Cat}(MLP(F_{in}), PE(F_{in})). \quad (2)$$

输入缺陷特征图 F_{in} 同步经过 $MLP(F_{in})$ 模块以及 $PE(F_{in})$ 模块后,得到包含全局和局部信息的特征,以及包含纹理信息以及背景信息的特征。随后,利用 $\text{Cat}()$ 对这两部分特征进行通道维度的特征融合,获取维度为 (H, W, c) 的输出特征 Q ,其中 H 代表特征图高度, W 代表特征图宽度, c 代表输出特征 Q 的通道数。

在 MLP 模块中,残差结构的使用有利于 PCB 表面缺陷特征图中全局长程依赖关系的捕获。PCB 表面缺陷特征层经过第一个深度可分离卷积(DWConv)残差结构后,获得噪声信息过滤后的特征图。经过轻量级的多层感知器(L-MLP)残差结构后,PCB 表面缺陷特征的全局长程依赖关系可以被有效捕获,网络也会更加关注缺陷特征图的中心区域,从而增强网络对 PCB 表面缺陷的特征感知能力。MLP 模块可以用式(3)表征:

$$F_Q = GN(DWConv(F_{in})) + F_{in}, \quad (3)$$

$$MLP(F_{in}) = GN(LMLP(F_Q)) + F_Q$$

其中: F_{in} 代表输入特征, F_Q 给出了深度可分离卷

积残差的输出, $GN()$ 代表着组间标准化, $DWConv()$ 表征了深度可分离卷积, $LMLP()$ 表示的是轻量级的多层感知器, $MLP(F_{in})$ 给出了 MLP 模块的输出。

在图 7 的 PE 模块中, H 方向和 W 方向的最大池化用于提取 PCB 表面缺陷特征图中的显著信息以及纹理信息。经过多次卷积后,特征图的中间权重明显高于周围权重(红色部分越多代表权重越大),PE 模块输出的两个子特征权重较原始特征也更加均匀。同时, H 方向的最大池化和 W 方向的最大池化学习到的信息也包含了特征图的角落位置。这样可以在特征图中增加四周突出特征的权重,用以缓解通卷积特征提取后特征图中间权重大于周围权重这一问题。对残差模块输出的结果进行平均池化后,提取到的特征中所保留的背景信息可以为 PCB 表面缺陷区分与检测提供了额外补充。特征提取时会由于邻域大小受限和卷积层参数误差而造成估计值方差增大和估计均值偏移的问题,但平均池化和最大池化恰好能够对应地解决这两个问题。

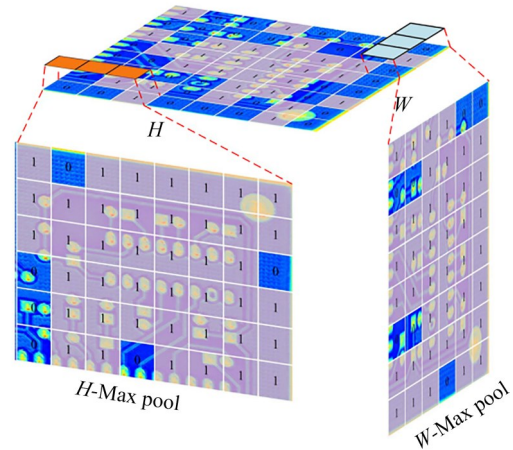


图 7 PE 模块中的特征提取示意图

Fig. 7 Schematic diagram of feature extraction in the PE module

本文将 SFEM 模块用于构建 PCBNet 的特征融合部分。图 1 中的 PCB 表面缺陷图像经过主干特征提取网络后得到三个深浅不同的特征。最深层的特征包含的抽象信息最充分。将 SFEM 模块配置在图 1 中的 $P5$ 特征层的输出后,更好的层内表征调节有助于细微特征信息在网

络中的有效嵌入。 $P5$ 特征层经过SFEM后,可以获得包含更加丰富的特征层,该特征层可以学习到PCB表面缺陷特征的全局长程依赖关系以及PCB表面背景和突出特征信息。之后,此特征进行两次上采样后与两个浅层特征相融合,包含这些信息的所有特征层使得PCBNet能够拥有更强的表面缺陷识别能力。

3 实验验证

本章对第二章中所提及的方法进行了实验验证,实验验证方式为定量比较与定性比较。通过作者本人采集的PCB表面焊接缺陷图像对算法的整体性能进行验证。同时,北京大学机器人开放实验室提供的PCB Defect印刷电路板表面印刷缺陷数据集的增强版PCB Defect-Augmented^[7]也被用于验证PCBNet。

3.1 数据采集

本文的实验数据为海康威视工业相机采集规格为48 mm×31 mm的PCB表面焊接缺陷图像,其中该批次的PCB上布置有29个元器件,包含焊点70余处。采集的图像中包含有四类常见的PCB表面焊接缺陷。如图8中所示,这四类缺陷分别为:焊接尖峰(aiguille)、焊盘粘连(interconnect pad)、焊接不对称(dissymmetry)、焊接漏洞(holes)。同时,采集时的相机参数如表2所示。

图8中展示了本文数据集中包含的四类PCB表面常见焊接缺陷图像的局部放大图。其中,焊接尖峰容易与周围的非缺陷焊点或者焊接后弯曲的元器件引脚混淆,焊盘粘连通常出现在

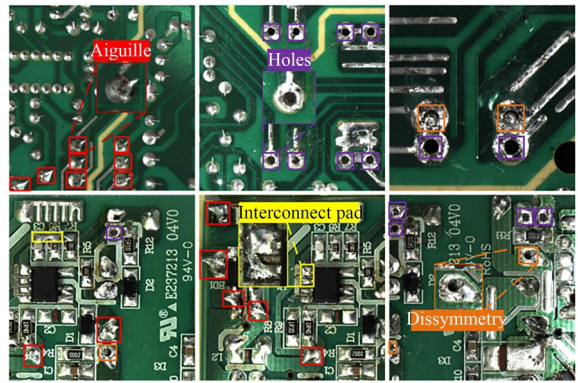


图8 PCB表面焊接缺陷示意图

Fig. 8 Schematic diagram of PCB surface soldering defects

体积小且引脚相近的元器件之间,在不进行局部图像放大的情况下难以察觉。焊接漏洞缺陷容易与电路板上的工艺孔混淆,对焊接不对称缺陷进行识别时,通常因光照变化而影响检测的准确性。与太阳能器件表面缺陷检测^[3,5]、金属表面缺陷检测^[4]等不同的是,PCB表面元器件林立,导致缺陷所处的背景复杂。与此同时,PCB表面焊点在光照影响下存在反光效果,这增加了PCB表面缺陷的识别难度。

表2 数据采集过程中的相机参数

Tab. 2 Camera parameters during data collection

项目	参数
相机型号	MV-CS060-10UC-PRO
光圈	F4
焦距	8 mm
光源类型	Ring light
曝光时间	50 000 μ s
分辨率	3 072×2 048
物距	100 mm
视野	50 mm×35 mm

通过采集得到原始的缺陷图像250幅,由于采集得到的原始图像数量过少,为了防止网络训练过程中出现过拟合的情况,本文使用固定窗口大小为640×640像素的方式进行滑动截图以获取更多的缺陷图像。其中给定滑动截图的步长为320像素,最终得到含有缺陷的图像数据2048幅。数据集中包含的目标类别集数目情况如表3所示。通过随机的方式将数据集划分为训练集、验证集与测试。其中,训练集包含1 658幅图像,验证集包含185幅图像,测试集包含205幅图像。设备采集现场如图9所示。

表3 数据集中各类缺陷的数量

Tab. 3 Number of defects in various categories in the dataset

缺陷类别	缺陷数目
Aiguille	2 487
Dissymmetry	1 667
Holes	1 923
Interconnect pad	4 069

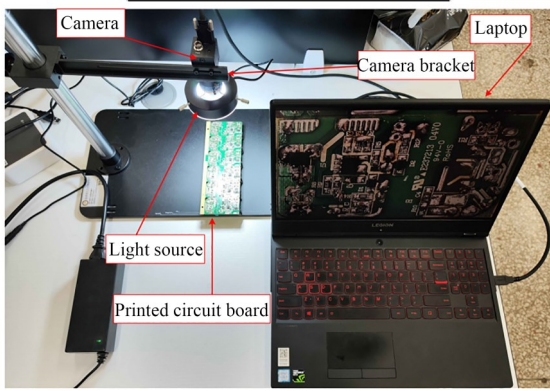


图9 图像采集与检测系统

Fig. 9 Image acquisition and detection system

3.2 实验准备与参数设定

本文实验的模型被运行在搭建 torch1.7.1+ torchvision0.8.2 的 Windows10 设备上,该设备配置了 12th Gen Intel (R) Core (TM) i7-12700F 2.10 GHz 的 CPU, 32 Gb 内存和 Nvidia GeForce RTX 4080 16 Gb GPU。

为了保证实验的公平性,所有模型在进行训练时不使用预训练权重的同时不进行冻结主干训练。训练时设置 Batch Size 为 16,总共迭代训练次数为 300 次,初始学习率为 1×10^{-4} ,衰减系数为 0.937。本实验设置所有模型使用的优化器类型为 SGD,使用 Mosaic 数据增强。所有模型训练的图像和验证、测试图像大小均为统一的 640×640 。为在对比时保持数据统一,并且在训练、验证和测试时将图像尺寸设置为相同大小,所有模型的训练图像、测试图像以及验证图像数量均相同。

3.3 评价指标

在实际的工业现场进行检测时,通常会注重在模型的参数量、推理速度、检测精度之间取得平衡。为了更加全面客观地验证 PCBNet 的整体性能, $mAP_{0.5}$, $mAP_{0.75}$, $mAP_{0.5:0.95}$, FPS , $GFLOPs$, $Params$ 这几类指标被用于评价 PCBNet 的性能。其中 $mAP_{0.5}$ 表征了交并比为 0.5 时网络的平均 AP 值 (AP 值为 Precision-Recall 曲线所包围的面积), $mAP_{0.75}$ 表征了交并比为 0.75 时网络的平均 AP 值, $mAP_{0.5:0.95}$ 表征了交并比区间为 [0.5: 0.95] 时的网络的平均 AP 值。

精度 (Precision) 代表 PCBNet 预测正确的正样本数目与被预测的正样本数目之比,其计算公

式如下。Precision 表征了 PCBNet 预测的准确性。

$$Precision = \frac{TP}{(TP + FP)}, \quad (4)$$

其中: TP 代表正确预测的正样本数, FP 代表负样本被错误预测为正样本。

召回率 (Recall) 代表 PCBNet 预测样本中正确预测的正样本与所有预测正样本的正确数量之比,表征了 PCBNet 对正样本的查全能力。其计算公式如下:

$$Recall = \frac{TP}{(TP + FN)}, \quad (5)$$

其中, FN 表示正样本被错误地预测为负样本。

mAP 代表所有 N 个类别的平均 AP 值,其值越大代表某一类别的检测效果越好。

$$AP = \int_0^1 P(R) dR, \quad (6)$$

$$mAP = \frac{\sum_{i=1}^N AP_i}{N}.$$

3.4 消融实验

3.4.1 基线模型使用各模块后的精度对比

第二章提到的三个方法的有效性在这个部分进行验证,实验结果如表 4 所示。在表 4 中依次给出了 YOLOX-S, YOLOX-S 加入本文提出的 SFEM 模块、YOLOX-S 引入 SPD-Conv, YOLOX-S 加入本文提出的 DeConv, YOLOX-S 加入 SPD-Conv 以及 SFEM 模块、YOLOX-S 加入 SPD-Conv, SFEM 模块以及 DeConv。

表 4 中模型的消融实验结果表明了提出的 SFEM 使得算法的 $mAP_{0.5}$ 从 92.5% 提升至 93.6%。SPD-Conv 在进行降采样的过程中尽量完整地保留了 PCB 表面缺陷的信息,使得 YOLOX-S 的 $mAP_{0.5}$ 从 92.5% 提升至 94.3%。与此同时,对于算法的推理速度几乎没有造成太多的不良影响。将提出的 DeConv 使用在 YOLOX-S 的主干可以使得 YOLOX-S 的 $mAP_{0.5}$ 从 92.5% 提升至 94.5%。最终在 YOLOX-S 主干部分加入 DeConv、SPD-Conv 以及在特征金字塔部分加入 SFEM 模块后, YOLOX-S 的 $mAP_{0.5}$ 达到了 95.3%, 相较于原始的 YOLOX-S 算法提升 2.8%。因此,本文选择表 4 中最后一个消融模型为本文的最终模型,并且将该模型命名为 PCBNet。对比后可以看出,本文的模型虽然在计算

表 4 消融实验结果

Tab. 4 Results of the ablation study

方法	图像尺寸	$mAP_{0.5}/\%$	$mAP_{0.5:0.95}/\%$	Params/Mb	FPS
YOLOX-S	640	92.5	60.8	8.94	106
YOLOX-S+SFEM	640	93.6	64.7	9.73	89
YOLOX-S+DeConv	640	94.5	64.6	9.36	90
YOLOX-S+SPD-Conv	640	94.3	64.9	13.64	100
YOLOX-S+SPD-Conv+SFEM	640	94.8	64.7	14.43	90
YOLOX-S+SPD-Conv+SFEM+DeConv	640	95.3	65.0	14.85	86

复杂度以及推理速度都相较于原始基线模型稍有不足,但是在现实的 PCB 缺陷检测领域中,正确地检测出 PCB 表面的缺陷比检测的速度更加重要。此外,PCBNet 模型的参数量使得其拥有在嵌入式设备上部署的潜力。因此,PCBNet 被选择成为最优模型用于与其他算法进行综合性能的比较。

3.4.2 PCBNet 模型优化

PCBNet 中的 DeConv 中使用了通道划分系数(r),为了探究通道划分系数对最优模型的精度影响,并且得到最优的通道划分系数。表 5 给出了 DeConv 中,不同的 r 值对 PCBNet 算法的精度影响。表中数据表明,当 $r=3$ 时,PCBNet 取得了最佳的 $mAP_{0.5}$,其余的 r 取值均没能达到最佳效果。当 $r=2$ 时,PCBNet 的参数量明显增大的同时,丢失很多细节信息导致模型出现了退化现象。当 $r>3$ 时,使用空洞卷积的通道数逐渐减少,使得全局信息被湮灭,进而导致了模型性能的退化。因此,本文将最终的通道划分系数选定为 $r=3$ 来进行接下来的工作。

除了不同的通道划分系数会对 PCBNet 的性能造成影响外,不同的空洞率组合也会对 PCB-

Net 的性能带来一定程度的影响。对此,本文在通道系数被选定为 $r=3$ 的前提下,使用不同的空洞率组合对 PCBNet 进行优化。根据文献^[27]选择了表 6 中的 7 组不同的膨胀率组合并且进行了相应的实验。在表 6 中,当空洞率组合为“2,2,2,2”时,该空洞率组合的最小公约数大于 1,由此产生的 gridding effect 问题引起了较为严重的网络退化。空洞率组合为“1,2,1,2”虽然符合了文献^[27]的膨胀率组合设计建议,但是空洞率组合提供的感受野不足。因此没能更好地提升 PCBNet 对 PCB 表面缺陷的检测能力。当空洞率组合为“1,2,5,7”,“1,6,12,18”以及“1,2,9,12”时,空洞卷积核覆盖范围的两个非零元素之间的最大距离超过了卷积核大小,因此造成了较为严重的 PCB 表面缺陷信息丢失。当空洞率组合为“1,2,3,5”时遵循文献^[27]的建议且有效地避免了 gridding effect 问题, $mAP_{0.5}$ 指标 95.4% 的最佳检测精度使得这种组合方式很自然地被选择来构建最终模型。

表 6 PCBNet 主干网中不同的扩张值对最佳模型精度的影响

Tab. 6 Impact of different dilation values in the backbone of PCBNet on the optimal model accuracy

空洞率	$mAP_{0.5}/\%$	$mAP_{0.5:0.95}/\%$	Params /Mb	FPS
2,2,2,2	95.0	65.4	14.85	87
1,2,1,2	95.2	65.3	14.85	88
1,6,12,18	95.3	65.0	14.85	86
1,2,5,7	94.9	65.0	14.85	86
1,2,3,5	95.4	65.5	14.85	83
1,2,5,1	94.9	65.0	14.85	87
1,2,9,12	95.1	65.2	14.85	86

表 5 DeConv 中不同 r 值对最佳模型精度的影响

Tab. 5 Impact of different r values in DeConv on the optimal model accuracy

方法	$mAP_{0.5}/\%$	$mAP_{0.5:0.95}/\%$	Params /Mb	FPS
$r=2$	94.6	64.7	15.92	85
$r=3$	95.3	65.0	14.85	86
$r=4$	95.1	64.9	14.54	87
$r=5$	94.7	65.1	14.41	87

3.4.3 模型在不同样本数下的表现

通常情况下,训练样本数目的变化都会对算法的性能造成影响。为了验证本文方法在不同训练样本数目下的鲁棒性,本实验采用训练样本数目为总样本数的 80%,70% 以及 60% 对 PCBNet 进行训练,以验证其鲁棒性并且把实验结果列举在表 8 中。

表 8 的实验结果表明,PCBNet 在不同训练样本数目下的性能差异不大,当样本数下降到 70% 时,PCBNet 的精度指标 $mAP_{0.5}$ 和 $mAP_{0.5:0.95}$ 分别下降 0.2% 和 0.2%。随后,当样本数下降到 60% 时,PCBNet 的精度指标 $mAP_{0.5}$ 和 $mAP_{0.5:0.95}$ 分别下降 0.4% 和 0.3%。相较于训练样本为 80% 时,PCBNet 的精度波动在 0.4% 之内,表现出了优异的鲁棒性。这同时也表明,PCBNet 能够在缺少样本的情况下,对 PCB 表面缺陷进行准确识别。

表 7 不同训练样本数目下模型的性能统计

Tab. 7 Performance statistics of the model with different numbers of training samples

样本数	$mAP_{0.5}$ /%	$mAP_{0.5:0.95}$ /%	Params /Mb	FPS
80%	95.4	65.5	14.85	87
70%	95.2	65.3	14.85	87
60%	95.0	65.2	14.85	87

3.5 与其他方法的对比

3.5.1 与其他方法的定量对比

在实际的工业检测中,PCB 表面缺陷检测需要在保证高的准确率的前提下,追求合理的推理速度以及较少的参数量。因此,本实验依靠相同的评价指标进行九种深度学习算法(YOLO-PCB^[20], CenterNet^[29], Faster-RCNN^[30], RetinaNet^[31], Yolov5s, Efficientdetv1^[32], YOLOV4-Tiny^[33], YOLOV8, CFPNet, YOLOX, MDVI^[34], RTDD-LCD^[35])的性能对比。为了说明 PCBNet 的有效性,本次实验将基线模型 YOLOX 的 s 和 m 版本进行了对比。

表 8 给出了 PCBNet 与其他方法的定量对比结果。从中可以看出,PCBNet 在 $mAP_{0.5}$, $mAP_{0.75}$, $mAP_{0.5:0.95}$ 这几个 PCB 表面缺陷检测注重的精度指标上明显优于其他方法。PCBNet 虽

然在 FPS 以及 Parameter 这两个指标逊色于 CenterNet, YOLOV4-Tiny, YOLOV5-s, YOLOV8-s, YOLO-PCB, MDVI 以及基线模型 YOLOX-s, 但在精度上的表现却是最佳的。Faster-RCNN 的精度和推理速度表现得很差,尤其是在信息利用方面没有将 PCB 表面缺陷的特征进行完整地学习。CenterNet 基于热力图的预测方式在背景复杂的 PCB 表面缺陷检测任务中明显表现得不是很好。RetinaNet 特征融合后输出的三个特征层通道数均相同,出现了浅层特征中的细节信息将深层特征中的抽象信息湮灭的情况, Efficient-Detv1 使用的 BiFPN 使用了复杂的结构来进行特征提取,进而使得网络的推理速度不佳。YOLOV4-Tiny, YOLOV5 以及 RTDD-LCD 使用基于锚框的预测方式不能很好地应对形状复杂多变 PCB 表面缺陷。YOLOV8 随着其网络深度增加,PCB 表面缺陷特征的细节信息会逐层丢失,因此其没有表现得很出色。CFPNet 没能很好地将 PCB 表面缺陷的背景信息以及突出特征信息进行嵌入,因此对于 PCB 表面缺陷的检测其未能表现出优异的性能。基线模型 YOLOX 中,降采样手段使得大量细节信息丢失以及未能将 PCB 表面缺陷特征的长程依赖关系进行捕获,使得其对 PCB 表面缺陷检测的效果不佳。

较其他对比方法更加有效的是,本文的 PCBNet 依靠提出的 DeConv 充分地学习 PCB 表面缺陷的细节信息以及全局信息,采取更加合理的降采样手段(SPD-Conv)减少了降采样时 PCB 表面缺陷特征的丢失。使用提出的 SFEM 模块帮助 PCBNet 提取了 PCB 表面缺陷特征的突出信息以及背景信息,捕获了 PCB 表面缺陷特征的全局长程依赖关系,并且将 PCB 表面缺陷的位置信息进行了高效嵌入,实现了对 PCB 表面细微特征的增强。在表 8 算法中表现出最佳的检测精度,虽然 PCBNet 丢失了部分速度上的优势,但是在 PCB 表面缺陷检测领域 FPS 值达到每秒 83 帧是能够被接受的。PCBNet 不仅调节了现有算法在精度与速度之间的严重不平衡问题,而且在取得不错的精度的同时还拥有适当的推理速度。

3.5.2 与其他方法的定性对比

观察图 10 中各种方法的可视化检测结果后可以得出,PCBNet 对于一些细微的缺陷能够很

表 8 与其他方法的对比结果(为了方便统计, *aiguille* 被简化为 **A**, *dissymmetry* 被简化为 **D**, *holes* 被简化为 **H**, *Interconnect pad* 被简化为 **I-P**)

Tab. 8 Results compared to other methods(For statistical convenience, *aiguille* is simplified as **A**, *dissymmetry* is simplified as **D**, *holes* is simplified as **H**, and *Interconnect pad* is simplified as **I-P**)

模型	主干	$AP_{0.5}(\%)$				$mAP_{0.5}$	$mAP_{0.75}$	$mAP_{0.5:0.95}$	FPS	Params
		A	D	H	I-P	/%	/%	/%		/Mb
Faster-RCNN	resnet50	61.8	63.8	66.7	85.3	69.4	15.3	28.5	30	136.75
CenterNet	resnet50	88.7	91.7	95.3	92.7	92.1	61.0	55.2	101	32.67
RetinaNet	resnet50	83.8	87.9	91.8	92.9	89.1	61.0	54.9	53	36.39
EfficientDetv1	EfficientNet-B0	50.8	68.8	71.0	86.2	69.2	25.4	32.7	33	3.83
YOLOV4-Tiny		63.7	84.8	89.6	89.1	81.8	28.3	37.9	192	5.88
YOLOV5-s	C3	80.8	80.9	92.0	91.6	86.3	56.0	51.0	92	7.07
YOLOV8-s	C2f	90.9	93.9	94.9	94.4	93.5	76.8	63.4	114	11.14
CFPNet	—	87.7	90.6	96.1	96.5	92.7	71.9	60.8	89	13.14
YOLOX-s	—	86.7	92.1	95.6	95.5	92.5	72.3	60.8	106	8.94
YOLOX-m	—	90.8	92.1	97.3	96.4	93.8	75.5	63.0	74	25.28
YOLO-PCB	—	54.0	80.0	89.5	64.2	71.9	65.8	52.6	95	8.9
MDVI	—	75.8	87.7	94.0	93.9	87.8	43.3	46.0	161	12.22
RTDD-LCD	—	68.8	86.8	93.9	92.8	85.6	34.9	41.6	73	25.08
PCBNet	—	91.2	94.8	97.4	98.2	95.4	79.0	65.5	83	14.85

好地进行区分与识别,对较为难以区分的拉尖和焊接不对称两种缺陷可以进行很好的识别。相比于基线模型 YOLOX 以及其他方法,PCBNet 拥有着较高的识别准确度。对于难以区分的拉尖和焊接不对称两类缺陷,其他方法在降采样时会丢失大量的细节信息,因此在进行这两类缺陷的识别时显得明显吃力。加上对这类缺陷进行识别,PCBNet 需要充足的感受野以及充分的全局和细节信息的加持。最后,层内特征的调节对于 PCB 表面缺陷的识别不可或缺。然而,这些重要的信息都是除 PCBNet 之外其他方法所不具备的,这使得这些方法在进行 PCB 表面缺陷检测时会出现图 10 中目标漏检的情况。

3.6 PCB Defect-Augmented 数据集上的验证

本实验利用相同的评价标准,在公开数据集 PCB Defect-Augmented^[7]对 PCBNet 的整体性能进行定性的可视化比较和定量判定。

3.6.1 与其他方法的定量对比

在实验开始前,本文使用 9:1 的比例对公开数据集 PCB Defect-Augmented 进行了随机划分,将数据集划分、统计后的结果列举于表 9 中。同时,使用 Python 脚本将划分好的数据集转换为 COCO 格式来进行实验。在公开数据集上对检

测算法进行对比的结果如表 10 所示。其中为了保证实验的公平性,本文将所有算法的参数设定为相同的,图像输入尺寸统一为 640×640,其他参数设定与 3.5 节保持一致。

通过分析表 10 中的实验结果后发现,Faster-RCNN 的缺陷识别能力受到其主干网络性能的影响,细小特征编码能力不足使得其检测精度不高。CenterNet 采用热力图预测进行分类和回归不能很好地区分与背景相似度高的表面缺陷。EfficientDetv1 使用的深度可分离卷积虽然能够减少网络的参数量,但是这同样也牺牲了网络的检测精度。YOLOV4-Tiny、YOLOV5 采用基于锚框的预测方式,对于形态多变的 PCB 表面缺陷适应能力不足。YOLOX 中缺乏对 PCB 表面缺陷全局信息与细节信息的学习,使用简单的跨像素卷积进行降采样丢失了大量的 PCB 表面缺陷细节信息。上述方法都没有考虑 PCB 表面缺陷的层内信息的关联,而 PCBNet 则通过使用 De-Conv 将缺陷的全局信息与细节信息编码至特征图,使得网络为拥有更广阔的 T 形感受野,进而有效识别 PCB 表面缺陷;采用更加合理的 SPD-Conv 进行降采样减少了 PCB 表面缺陷特征信息的丢失;使用 SFEM 增强了 PCB 表面缺陷特征

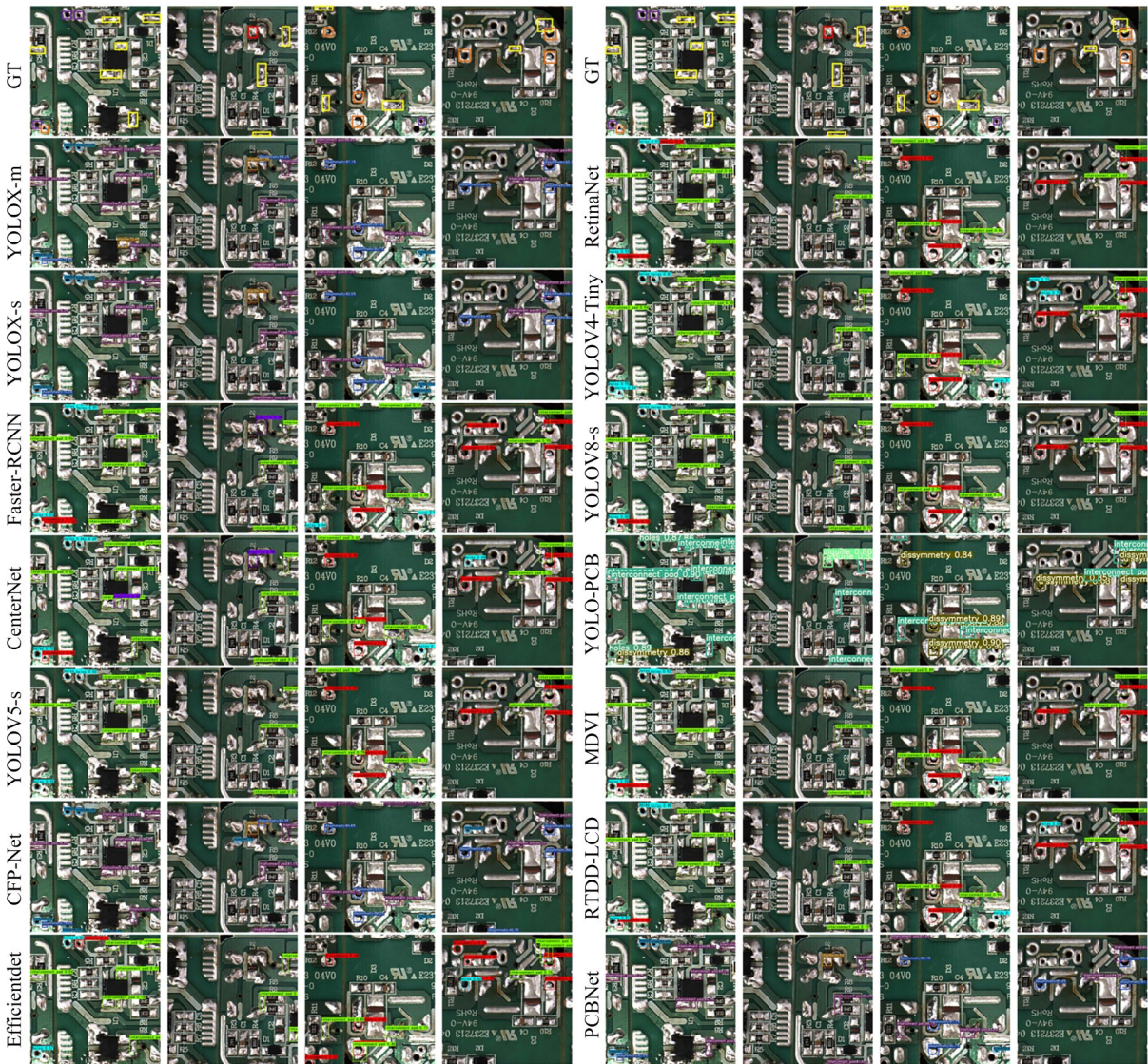


图 10 各算法的检测结果可视化

Fig. 10 Visualization of detection results for each algorithm

表 9 数据集划分

Tab. 9 Dataset splitting

任务	图像尺寸	数目
训练	$600 \times 600 \times 3$	8 460
验证	$600 \times 600 \times 3$	961
测试	$600 \times 600 \times 3$	1 067

的提取能力,助力 PCB 表面缺陷识别。虽然,PCBNet 的 $mAP_{0.5:0.95}$ 指标相对于 YOLOX-m 偏低,但是在实际的检测时为了将大多数缺陷尽可能地查找完全,通常会将 IoU 阈值设置为 0.5 来进行预测。这也使得在 $mAP_{0.5}$, $mAP_{0.75}$ 和 $mAP_{0.5:0.95}$ 这三项指标中 $mAP_{0.5}$ 的重要性更加突

出。综合比较上述方法,PCBNet 不仅在 PCB Defect-Augmented 取得了 $mAP_{0.5}$ 指标最佳的检测精度 99.5%,还能以 83 帧/秒的速度进行推理。在模型的参数量方面,14.85 Mb 的参数量使得 PCBNet 在实际工业现场进行部署拥有一定的潜力。

3.6.2 与其他方法的定性比较

图 10 的可视化检测结果可以看出,PCBNet 在对 PCB 表面常见的六类印刷缺陷进行检测拥有最高鲁棒性的同时,还拥有最低的误检和漏检率。其中,在 PCB 表面缺陷检测中出现漏检是无法容忍的,因为这将严重影响整批 PCB 的质量。

表 10 与其他方法的对比结果
Tab. 10 Results compared to other methods

模型	模型版本	主干	mAP _{0.5} /%	mAP _{0.75} /%	mAP _{0.5:0.95} /%	FPS	Params/Mb
Faster-RCNN	—	resnet50	72.6	11.2	28.4	30	136.75
CenterNet	—	resnet50	97.7	46.3	52.1	101	32.67
RetinaNet	—	resnet50	92.7	43.4	49.3	53	36.39
EfficientDetv1	—	EfficientNet-B0	85.6	38.6	43.4	33	3.83
YOLOV4-Tiny	—		97.2	32.6	46.6	192	5.88
YOLOV5	s	C3	98.3	60.0	56.6	92	7.07
YOLOV8	s	C2f	99.2	78.4	65.2	114	11.14
CFPNet	s	—	98.8	65.3	59.3	89	13.14
YOLOx	s	—	98.2	59.6	57.0	106	8.94
YOLOX	m	—	99.1	86.7	76.5	74	25.28
YOLO-PCB	—	—	96.7	71.5	61.3	95	8.9
MDVI	—	—	98.2	41.4	50.5	161	12.22
RTDD-LCD	—	—	97.6	39.0	49.1	73	25.08
PCBNet	—	—	99.5	88.7	73.2	83	14.85

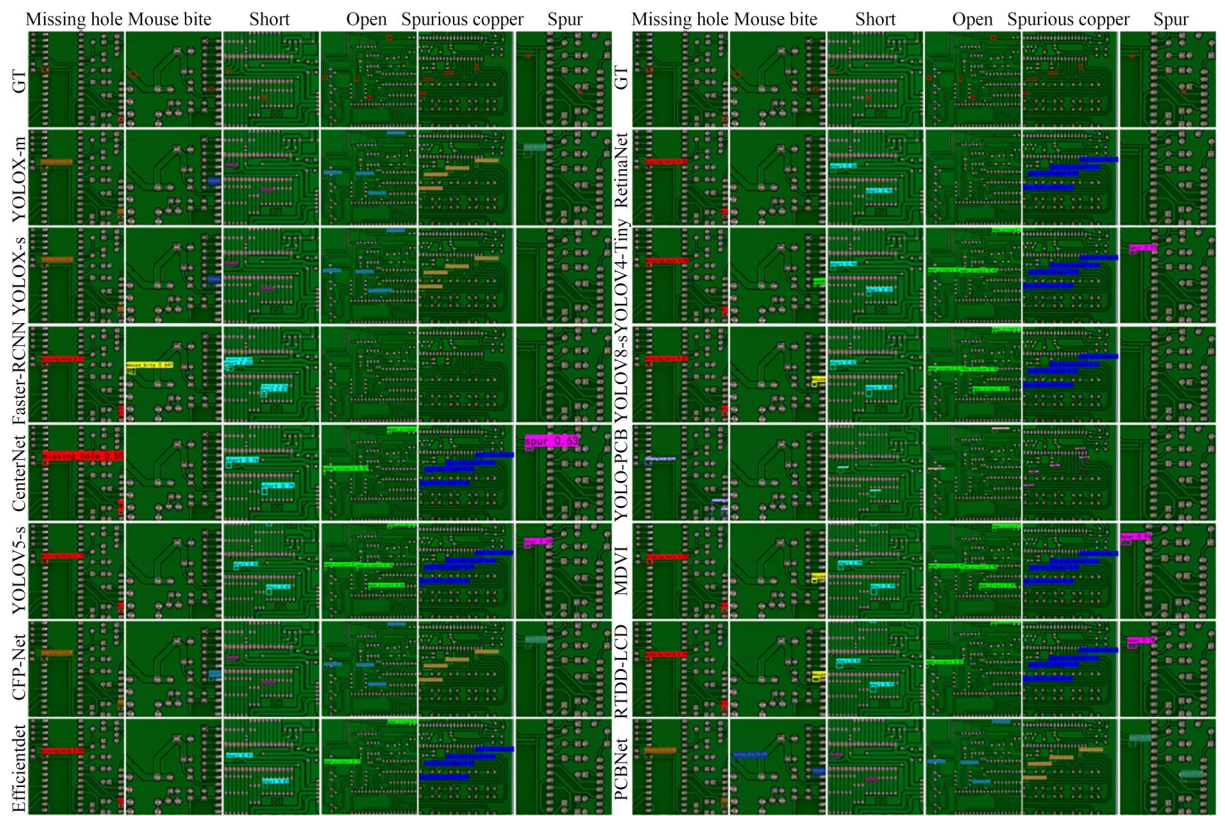


图 11 各算法的检测结果可视化
Fig. 11 Visualization of detection results for each algorithm

PCBNet的鲁棒性主要表现在其能够在其他方法或多或少都会受到长宽尺寸影响而导致误检或者漏检的时候,很好地适应不同长宽比的PCB表

面缺陷图像。如图 10 中大多数算法都没有很好地检测出鼠咬(Mouse bite)缺陷,还有如 YOLOV4-Tiny 出现了类别间误判的情况。YO-

LOV5, YOLOV8, Faster-RCNN 也出现了大量目标被漏检的情况。综合检测精度、检测的实际效果、模型的参数量以及推理速度,PCBNet在上述比较方法中拥有明显的检测优势。

4 结 论

本文通过 PCBNet 实现了对 PCB 表面缺陷的准确识别。提出的膨胀挤压卷积和细微特征增强模块不仅可以用来解决算法缺乏 PCB 表面缺陷的细节信息与全局信息的关注度,而且增大了算法在 PCB 表面缺陷特征图上的感受野。同时, SFEM 模块可以用来调节 PCB 表面缺陷特征的层内联系,捕获 PCB 表面缺陷特征的远程依赖关系,在突出纹理信息与全局背景信息的同时完成缺陷位置信息的学习,进而增强了网络对细微特征的感知能力。引入的 SPD-Conv 解决了现有方法中采用简单跨像素卷积或者池化造成的

PCB 表面缺陷特征信息大量丢失的问题。将 PCBNet 在自制的 PCB 表面焊接缺陷数据集以及 PCB 表面印刷缺陷数据集 PCB Defect-Augmented 上进行的实验验证结果表明, PCBNet 在两个数据集上均取得了超越多个大模型的精测精度以及实际检测结果。目前, PCBNet 实现了四类 PCB 表面焊接缺陷的实时检测。但 PCB 表面缺陷的各个类别出现的概率存在较大的差别,容易造成严重的类别之间样本数目不均衡问题。目前的方法中,对工业长尾数据进行困难样本挖掘的方法屈指可数。今后,本文将在此基础上着手对 PCB 表面焊接缺陷的长尾数据进行困难样本挖掘的同时,对算法进行算力优化,提升本文方法在实际工业场景下的稳定性和可靠性。此外,算法嵌入式是实际工程运用的前提,目前本文算法实现了 14.85 Mb 的参数量以及 83 FPS 的推理速度,在未来打算将其嵌入到英伟达 Jetson Orin Nano (算力为 20 TOPS) 的开发板进行部署。

参考文献:

- [1] JIANG W J, LI T F, ZHANG S L, *et al.* PCB defects target detection combining multi-scale and attention mechanism[J]. *Engineering Applications of Artificial Intelligence*, 2023, 123: 106359.
- [2] ZHONG Z Y, MA Z C. A novel defect detection algorithm for flexible integrated circuit package substrates[J]. *IEEE Transactions on Industrial Electronics*, 2022, 69(2): 2117-2126.
- [3] 刘玉洪, 吴一全. 基于机器视觉的太阳能电池片缺陷检测算法综述[J]. *光学精密工程*, 2024, 32(6): 868-900.
LIU Y Q, WU Y Q. Review of defect detection algorithms for solar cells based on machine vision[J]. *Opt. Precision Eng.*, 2024, 32(6): 868-900. (in Chinese)
- [4] 乔健, 陈能达, 伍雁雄, 等. 融合注意力机制的金属锅圆柱表面缺陷检测[J]. *光学精密工程*, 2023, 31(3): 404-416.
QIAO J, CHEN N D, WU Y X, *et al.* Defect detection of cylindrical surface of metal pot combining attention mechanism [J]. *Opt. Precision Eng.*, 2023, 31(3): 404-416. (in Chinese)
- [5] 陈亚芳, 廖飞, 黄新宇, 等. 多尺度 YOLOv5 的太阳能电池缺陷检测[J]. *光学精密工程*, 2023, 31(12): 1804-1815.
CHEN Y F, LIAO F, HUANG X Y, *et al.* Multi-scale YOLOv5 for solar cell defect detection [J]. *Opt. Precision Eng.*, 2023, 31(12): 1804-1815. (in Chinese)
- [6] 夏衍, 罗晨, 周怡君, 等. 基于 Swin Transformer 轻量化的 TFT-LCD 面板缺陷分类算法[J]. *光学精密工程*, 2023, 31(22): 3357-3370.
XIA Y, LUO C, ZHOU Y J, *et al.* A lightweight deep learning model for TFT-LCD circuits defect classification based on swin transformer [J]. *Opt. Precision Eng.*, 2023, 31(22): 3357-3370. (in Chinese)
- [7] DING R W, DAI L H, LI G P, *et al.* TDD-net: a tiny defect detection network for printed circuit boards[J]. *CAAI Transactions on Intelligence Technology*, 2019, 4(2): 110-116.
- [8] XU R G, HAO R Y, HUANG B Q. Efficient surface defect detection using self-supervised learning strategy and segmentation network [J]. *Advanced Engineering Informatics*, 2022, 52: 101566.
- [9] ZHANG L L, JIN Y Q, YANG X S, *et al.* Convolutional neural network-based multi-label classification of PCB defects[J]. *The Journal of Engineering*, 2018, 2018(16): 1612-1616.

- [10] CAI N, CEN G D, WU J X, *et al.* SMT solder joint inspection via a novel cascaded convolutional neural network[J]. *IEEE Transactions on Components, Packaging and Manufacturing Technology*, 2018, 8(4): 670-677.
- [11] LI C J, QU Z, WANG S Y, *et al.* A method of defect detection for focal hard samples PCB based on extended FPN model [J]. *IEEE Transactions on Components, Packaging and Manufacturing Technology*, 2022, 12(2): 217-227.
- [12] CHAN K Y, YIU K F C, LAM H K, *et al.* Ball bonding inspections using a conjoint framework with machine learning and human judgement [J]. *Applied Soft Computing*, 2021, 102: 107115.
- [13] CHEN Y B, WANG J R, WANG G T. Intelligent welding defect detection model on improved R-CNN [J]. *IETE Journal of Research*, 2023, 69(12): 9235-9244.
- [14] ZHANG X B, ZHANG Y, HU M, *et al.* Insulator defect detection based on YOLO and SPP-Net [C]. *2020 International Conference on Big Data & Artificial Intelligence & Software Engineering (ICBASE)*. Bangkok, Thailand. IEEE, 2020: 403-407.
- [15] ZHANG Y Y, ZHANG Z W, FU K, *et al.* Adaptive defect detection for 3-D printed lattice structures based on improved faster R-CNN[J]. *IEEE Transactions on Instrumentation and Measurement*, 2022, 71: 5020509.
- [16] YANG J, LI S B, WANG Z, *et al.* Real-time tiny part defect detection system in manufacturing using deep learning [J]. *IEEE Access*, 2019, 7: 89278-89291.
- [17] WANG R X, CHEUNG C F. CenterNet-based defect detection for additive manufacturing[J]. *Expert Systems with Applications*, 2022, 188: 116000.
- [18] PAN H H, PANG Z J, WANG Y W, *et al.* A new image recognition and classification method combining transfer learning algorithm and MobileNet model for welding defects [J]. *IEEE Access*, 2020, 8: 119951-119960.
- [19] ZHANG H, JIANG L X, LI C Q. CS-ResNet: cost-sensitive residual convolutional neural network for PCB cosmetic defect detection[J]. *Expert Systems with Applications*, 2021, 185: 115673.
- [20] LIM J, LIM J, BASKARAN V M, *et al.* A deep context learning based PCB defect detection model with anomalous trend alarming system[J]. *Results in Engineering*, 2023, 17: 100968.
- [21] WANG X, GAO J S, HOU B J, *et al.* A light-weight modified YOLOX network using coordinate attention mechanism for PCB surface defect detection [J]. *IEEE Sensors Journal*, 2022, 22(21): 20910-20920.
- [22] LI J, GU J N, HUANG Z D, *et al.* Application research of improved YOLO V3 algorithm in PCB electronic component detection [J]. *Applied Sciences*, 2019, 9(18): 3750.
- [23] MAMIDI J S S V, SAMEER S, BAYANA J. A Light Weight Version of PCB Defect Detection system using YOLO V4 Tiny[C]. *2022 International Mobile and Embedded Technology Conference (MECON)*. Noida, India. IEEE, 2022: 441-445.
- [24] CHEN W, HUANG Z T, MU Q, *et al.* PCB defect detection method based on transformer-YOLO [J]. *IEEE Access*, 2022, 10: 129480-129489.
- [25] AMINI MR, CANU S, FISCHER A, *et al.* SUNKARA R, LUO T. No more strided convolutions or pooling: a new CNN building block for low-resolution images and small objects[C]. *Joint European Conference on Machine Learning and Knowledge Discovery in Databases*. Cham: Springer, 2023: 443-459.
- [26] CHEN J R, KAO S H, HE H, *et al.* Run, don't walk: chasing higher FLOPS for faster neural networks[C]. *2023 IEEE/CVF Conference on Computer Vision and Pattern Recognition (CVPR)*. Vancouver, BC, Canada. IEEE, 2023: 12021-12031.
- [27] CHEN L C, PAPANDREOU G, KOKKINOS I, *et al.* DeepLab: semantic image segmentation with deep convolutional nets, atrous convolution, and fully connected CRFs[J]. *IEEE Transactions on Pattern Analysis and Machine Intelligence*, 2018, 40(4): 834-848.
- [28] QUAN Y, ZHANG D, ZHANG L Y, *et al.* Centralized feature pyramid for object detection [J]. *IEEE Transactions on Image Processing*, 2023, 32: 4341-4354.
- [29] ZHOU X Y, WANG D Q, KRÄHENBÜHL P. Objects as points [EB/OL]. 2019: *arXiv*:

- 1904.07850. <http://arxiv.org/abs/1904.07850>
- [30] REN S Q, HE K M, GIRSHICK R, *et al.* Faster R-CNN: towards real-time object detection with region proposal networks[J]. *IEEE Transactions on Pattern Analysis and Machine Intelligence*, 2017, 39(6): 1137-1149.
- [31] LIN T Y, GOYAL P, GIRSHICK R, *et al.* Focal loss for dense object detection[C]. 2017 *IEEE International Conference on Computer Vision (ICCV)*. Venice, Italy. IEEE, 2017: 2999-3007.
- [32] TAN M X, PANG R M, LE Q V. EfficientDet: scalable and efficient object detection [C]. 2020 *IEEE/CVF Conference on Computer Vision and Pattern Recognition (CVPR)*. Seattle, WA, USA. IEEE, 2020: 10778-10787.
- [33] BOCHKOVSKIY A, WANG C Y, LIAO H Y M. YOLOv4: Optimal speed and accuracy of object detection [EB/OL]. 2020: *arXiv*: 2004.10934. <http://arxiv.org/abs/2004.10934>
- [34] CHEN M F, CHEN P, WANG S, *et al.* TFT-LCD Mura defect visual inspection method in multiple backgrounds[J]. *Journal of the Society for Information Display*, 2022, 30(11): 818-831.
- [35] CHEN P, CHEN M F, WANG S, *et al.* Real-time defect detection of TFT-LCD displays using a lightweight network architecture[J]. *Journal of Intelligent Manufacturing*, 2024, 35 (3) : 1337-1352.

作者简介:



朱黎颖(1999—),男,云南昆明人,硕士研究生,2022年于昆明理工大学取得学士学位,主要从事工业缺陷检测方面的研究。E-mail: zly18313755987@126

通讯作者:



王 森(1983—),男,河南信阳人,博士,副教授,2007年于郑州轻工业大学获得学士学位,2014年、2017年于昆明理工大学分别获得硕士、博士学位,主要从事机器视觉、视觉智能感知与测量、故障诊断方面的研究。E-mail: wangsen0401@126